Ciemat 661
Sp ISSN 614-087-X

SISTEMA DE CONTROL DE CARGA DE CONDENSADORES DEL TJ-1

por:

Javier Alberdi Primicia
Luis Asenjo Maside
Juan Andrés Sanz Cuesta

CENTRO DE INVESTIGACIONES
ENERGETICAS, MEDIOAMBIENTALES Y TECNOLOGICAS

MADRID, 1990

CLASIFICACION DOE Y DESCRIPTORES

700.100
CAPACITIVE ENERGY STORAGE EQUIPMENT
COMPUTERIZED CONTROL SYSTEMS
TOKAMAK DEVICES.

Toda correspondencia en relación con este trabajo debe dirigirse al Servicio de Información y Documentación, Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas, Ciudad Universitaria, 28040-MADRID, ESPAÑA.

Las solicitudes de ejemplares deben dirigirse a este mismo Servicio.

Los descriptores se han seleccionado del Thesauro del DOE para describir las materias que contiene este informe con vistas a su recuperación. La catalogación se ha hecho utilizando el documento DOE/TIC-4602 (Rev. 1) Descriptive Cataloguing On-Line, y la clasificación de acuerdo con el documento DOE/TIC.4584-R7 Subject Categories and Scope publicados por el Office of Scientific and Technical Information del Departamento de Energía de los Estados Unidos.

Se autoriza la reproducción de los resúmenes analíticos que aparecen en esta publicación.

Este trabajo se ha recibido para su impresión en Julio de 1.990

Depósito Legal nº M-36171-1990
ISBN 84-7834-077-7
ISSN 614-087-X
NIPO 228-90-036-2

IMPRIME CIEMAT

INDICE

Pág.

CAPITULO 1. EL EXPERIMENTO TJ-1 1

1. SITUACION ACTUAL 1
2. DESCRIPCION DE UNA DESCARGA TOKAMAK 2

CAPITULO 2. ESPECIFICACIONE TECNICAS 6

CAPITULO 3. DESCRIPCION DEL SISTEMA 11

1. INTRODUCCION 11
2. DESCRIPCION DEL SISTEMA DE CONTROL Y DISPARO DEL TJ-1 11

2.1 DESCRIPCION DE LA CIRCUITERIA LA APLICACION 12
2.1.1. Control de carga de los condensadores 14
2.1.1.1. Módulo de adquisición de datos 14
2.1.1.2. Control de carga 15
2.1.2. Generador de secuencias de disparo 16
2.1.3. Módulos de disparo 18
2.1.4. Disparo externo 19

CAPITULO 4. DESCRIPCION DE LOS PROGRAMAS 22

1. INTRODUCCION 22
2. SUBRUTINAS 22
2.1. SUBRUTINAS DEL PROGRAMA DE APLICACION 23
2.2. SUBRUTINAS DE PROGRAMA MONITOR MINBUG II 32
3. PROCESO DE INICIACION 33
4. PROGRAMA DE DISPARO UNICO 34
5. DICPARO CICLICO 36
6. AJUSTE DE BANDA 37
7. RECONOCIMIENTO DE INTERRUPCIONES 37
7.1. DISPARO EFECTUADO 38
7.2. LINEAS DE SEGURIDAD Y BOTON DE ALTO 39
7.3. CONTROL DE CARGA DE LOS CONDENSADORES 39
8. PROGRAMACION DE TEMPORIZADORES 42

ANEXO A. ESQUEMAS ELECTRICOS 46
ANEXO B. LISTA DE CABLEADO 53
ANEXO C. DIAGRAMA BLOQUE DE LOS PROGRAMAS 61
ANEXO D. BANCOS PRIORITARIOS 89

CAPITULO I

EL EXPERIMENTO TJ - 1

1. SITUACION ACTUAL

El tokamak es un sistema pulsado en el cual se ha de establecer una configuración de campos magnéticos dada durante un determinado período de tiempo (una descarga típica en el TJ-1 tiene una duración de la corriente del plasma de 30 a 40 ms en los mejores casos).

Para crear estos fuertes campos (un valor típico del campo toroidal es de 1,5 teslas) se hacen circular corrientes por las bobinas correspondientes con perfiles adecuados mediante la activación de diversos dispositivos de conmutación tales como ignitrones, botellas conmutadoras en vacío, relés, etc.

El aporte de energía al sistema ha de ser muy grande y liberado en tiempos muy cortos por lo que se suelen emplear sistemas electromecánicos de almacenamiento de energías, como por ejemplo volantes de inercia que son detenidos bruscamente en el momento de la descarga o bien, en el caso de tokamaks pequeños como el TJ-1, condensadores que se descargan a través de las bobinas creadoras de los campos.

El TJ-1 dispone de un conjunto de 16 bancos de condensadores con una capacidad total de 8.1 F aportada por 5.400 electrolíticos de 1.500 uF con una tensión nominal de 450 V.

Dispone, además de las fuentes de alimentación necesarias para cargarlos y la electrónica de alta potencia necesaria para su descarga sobre las bobinas del tokamak.

El sistema se controla en la actualidad, desde un panel de mando en una sala contigua al lugar donde se encuentra el tokamak, en la que se dispone de interruptores para seleccionar la activación de cada fuente de carga, controlando ésta mediante medidores de aguja y diodos led, indicadores del estado de plena carga de los bancos.

Los tiempos de disparo de los diferentes dispositivos de conmutación o de toma de datos se seleccionan con ruedas codificadas, activándolos o desactivándolos con interruptores, de manera manual.

La orden de disparo se efectúa mediante un pulsador que libera la secuencia de temporización, registrándose a continuación hasta 64 señales de medida en un tambor magnético que permite la representación repetitiva y estable en los osciloscopios, de 4 trazas, así como la posterior transferencia de los datos a una memoria masiva de disco magnético, tarea, esta última, efectuada por los sistemas de conversión numérica de un mini ordenador PDP 11/44.

Las señales registradas provienen de los medidores de corriente por las bobinas, de tensiones en diferentes puntos, o de los sistemas de diagnóstico físico que rodean la cámara del tokamak en orden a obtener datos sobre temperatura y densidad del plasma creado, como son los sistemas de interferometría de microondas, scattering Thomson, detección electroluminiscente, rayos X, etc.

2. DESCRIPCION DE UNA DESCARGA TOKAMAK

Se describe a continuación de forma básica como se emplean los distintos temporizadores del equipo de control, y los bancos de condensadores para configurar los campos electromagnéticos necesarios para la creación de plasma en el interior de las cámaras de Tokamak TJ-1.

Supongamos (figura 1.1) que queremos establecer el inicio de las descargas en el instante 0.

En ese momento se liberan unos temporizadores, que constituyen la secuencia lenta y que se utilizan para preparar diversos dispositivos de diagnóstico. De estos 8 temporizadores, uno, denominado FS (fast sequencer), sirve para echar a andar, cuando finaliza su cuenta, una nueva tanda de 32 temporizadores que constituyen la "secuencia rápida".

Sea 0' el instante en que finaliza su cuenta el temporizador FS y comienzan a contar aquellos que están activados en la secuencia rápida.

El primer temporizador que completa su cuenta y genera un disparo, es el encargado de descargar los bancos TF1 y TF2 sobre las bobinas del campo toroidal, dando un campo cuya evolución temporal se muestra en la figura 1.1. La forma de la corriente (y del campo) no es oscilante porque el circuito posee un diodo volante que evita la inversión de polaridad en los condensadores electrolíticos y alarga la cola del campo. Este campo ha de ser constante durante el tiempo que dura la descarga por lo que, si bien está presente durante varios segundos, sólo se aprovecha su zona plana (aproximadamente unos 150 ms), siendo ahí donde se van a establecer las siguientes condiciones de confinamiento.

Transcurrido un tiempo a partir de 0' suficiente para que nos encontremos en la zona útil del campo toroidal, se producirá en el instante 0'' la conmutación.

Varios milisegundos antes de 0'' se habrá disparado el temporizador B0 (Break Oscilator) que genera la aplicación de radiofrecuencia en la cámara durante decenas de milisegundos aproximadamente y produce la pre-ionización necesaria para que en el instante 0'' el plasma se encuentrre ligeramente ionizado.

Aproximadamente, a unos 180 ms a partir de 0', se dispara el ignitrón "OH CHARGE" (figura 1.2), al generar un pulso el temporizador OHCH. Con ello los condensadores

H1, OH2 y OH3 se descargan sobre la bobina OH (primario del transformador). Cuando la corriente por la bobina alcance el máximo (aproximadamente la tensión será nula), se producirá la "conmutación". Para ello, unos 13 ms antes, se manda abrir el interruptor de vacío "CONMUTACION BOTTLE" disparando el temporizador CMBT. Estos 13 ms se necesitan para que actúe el mando electromecánico del interruptor y conseguir una separación suficiente. Se ceba un arco que transporta toda la corriente de pico que circulaba en ese momento por las bobinas OH.

En el momento de la "conmutación" se dispara el temporizador CMCP que cierra el "CONMUTATION CAPACITOR" sobre el circuito oscilante local que contiene el arco, de forma que la primera semionda de corriente se opone a la que mantiene el arco. Al hacerse nula la corriente en el arco, éste se extingue y queda cortada la corriente en el circuito principal. Como la corriente en un circuito con autoinducción no puede variar bruscamente, en el instante siguiente al apagado del arco la corriente está atravesando la resistencia "CONMUTATION RESISTOR", produciendo una subida instantánea de la tensión en la barra "OH HIGH BUS". Entonces se dispara automáticamente el ignitrón "CLAMP", que está autocebado y la mayor parte de la corriente se deriva por la resistencia "LOAD RESISTOR". En el circuito RL resultante, la corriente y la tensión decaen exponencialmente.

Poco después se disparan los ignitrones conformadores S1 y S2 (shaping) cuyo efecto es disminuir bruscamente la resistencia del circuito RL que queda tras la conmutación. Esto hace que la f.e.m. aplicada al plasma disminuya en la misma proporción y se evita el crecimiento incontrolado y excesivo de la corriente del plasma.

Poco después (2 ms) se dispara un temporizador (CROW) que cierra el ignitrón "CROWBAR", para evitar una posible inversión de la polaridad en los condensadores OH como consecuencia de un fallo del mecanismo de extinción del arco.

Después de la conmutación se establece el campo vertical disparando los 3 bancos de condensadores VF1, VF2, y VF3 mediante la combinación de los temporizdores VF1 y VF2.

Quedan así las condiciones clásicas de una descarga en el tokamak TJ-1 que genera una corriente de plasma con la evolución temporal de la figura 1.1.

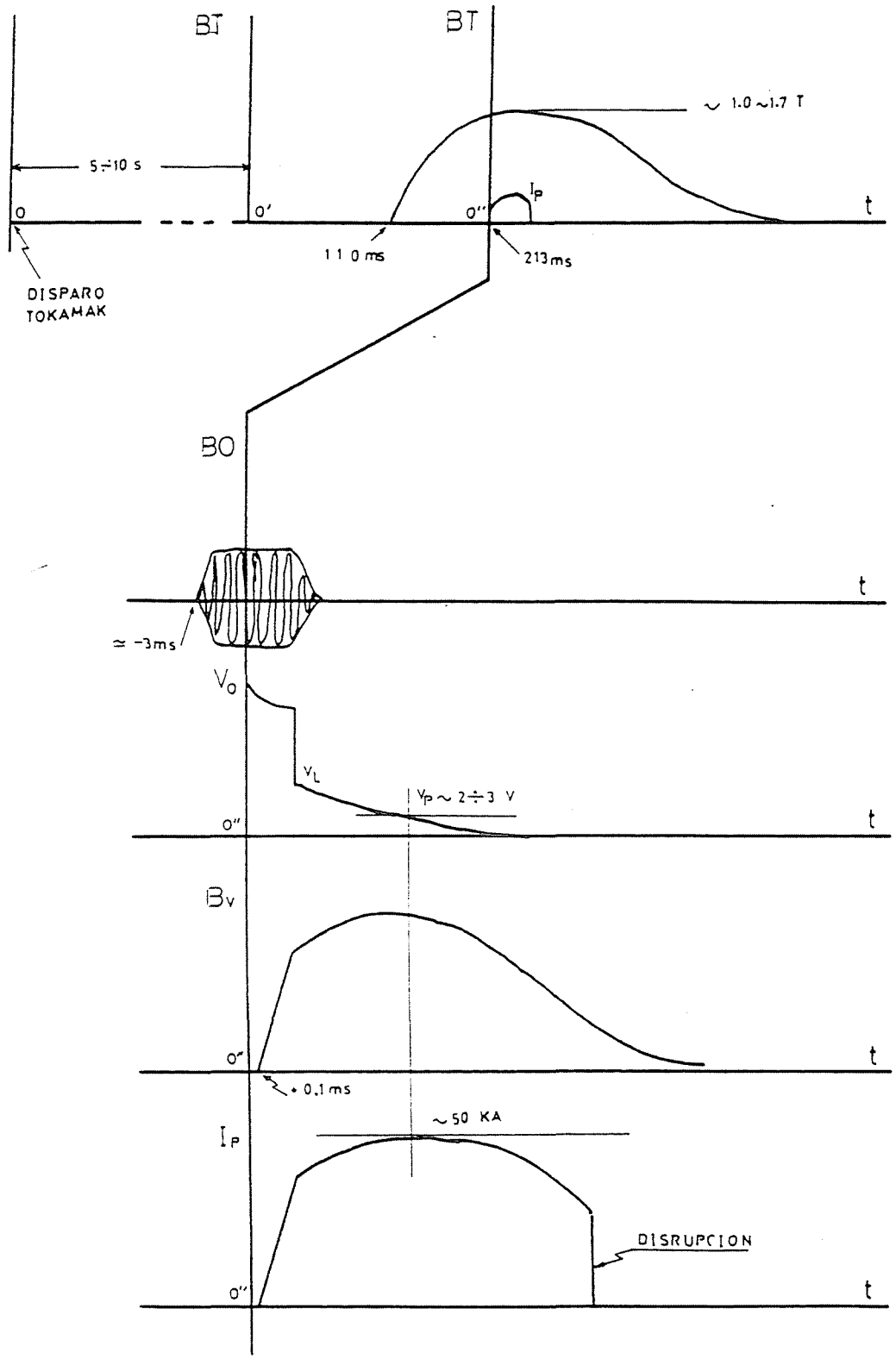


Fig. 1.1

Esquema de tiempos en el disparo del TOKAMAK TJ-1.

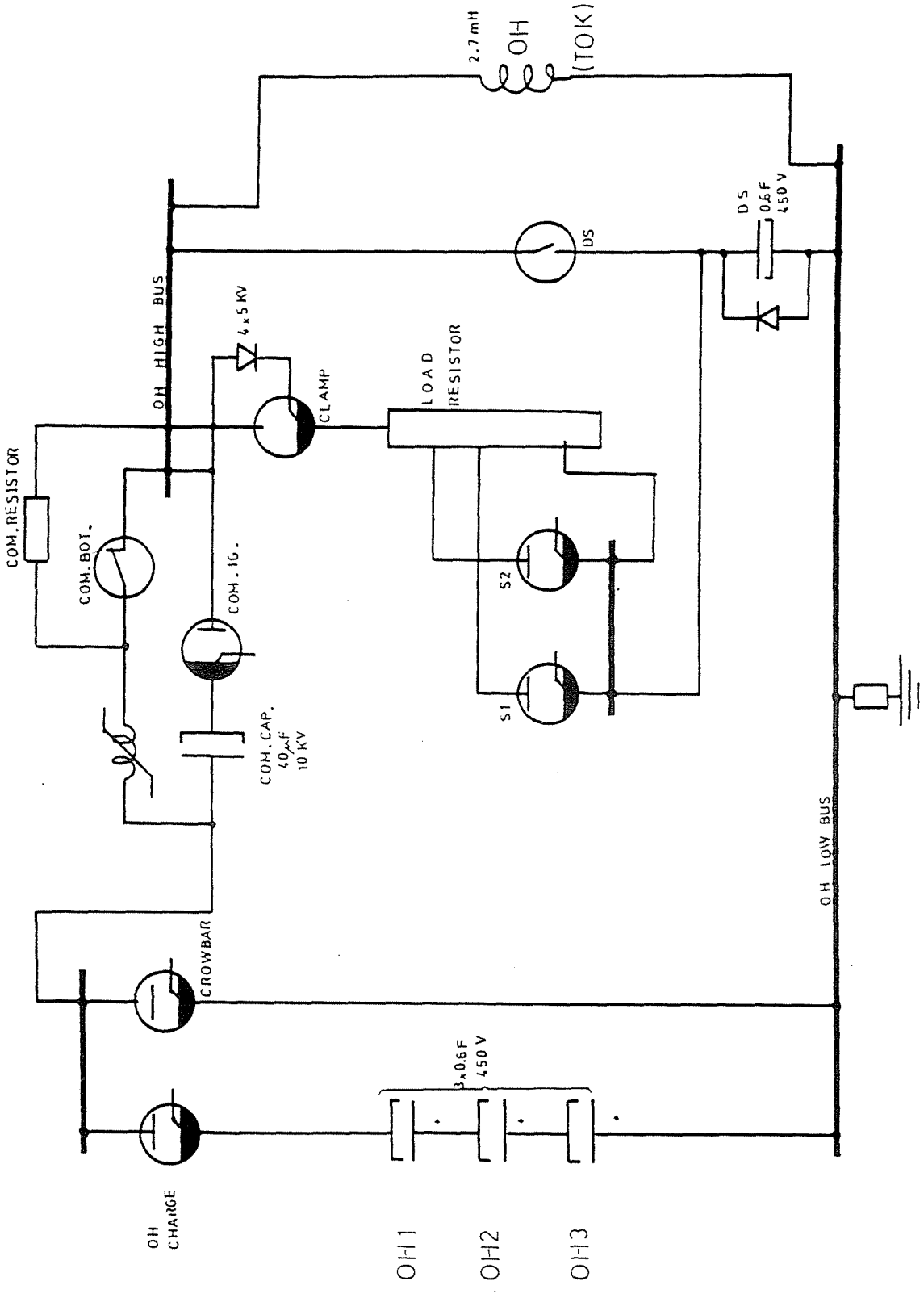


Fig. 1.2

Circuito OH del TJ-1.

CAPITULO II

ESPECIFICACIONES TECNICAS

El objetivo del presente trabajo es automatizar la operación del tokamak TJ-1, mediante un sistema inteligente que sea capaz de realizar las funciones de:

A. Control de carga de condensadores;
B. Generación de secuencias de disparo,

según el siguiente pliego de especificaciones técnicas:

A. Control de carga de condensadores.

- Debe ser capaz de controlar 16 bancos de condensadores independientes.

- En cada momento, la carga de cada banco está representada por una tensión analógica variable entre 0 V (condensadores descargados) y 5 V (condensadores a plena carga: 450 V).

- La señal de mando de las fuentes de carga (externas a nuestro sistema) han de ser una tensión contínua todo/nada con los siguientes niveles.

nivel 1: 40 V - manda carga
nivel 0: 0 V - interrumpe la carga

que es aplicada a la bobina de un relé cuyo consumo es inferior a 100 mA; pero conviene que la liberación de corriente por parte del circuito de ataque a dicho relé sea mucho mayor en previsión de futuras posibles modificaciones.

- Los controladores y los bancos de condensadores controlados irán numerados del 1 al 16 y algunos de ellos serán reconocidos por siglas especiales, según la tabla siguiente:

1 TF1	9 VF2
2 TF2	10 VF3
3 OH1	11 VLP
4 OH2	12
5 OH3	13
6 CMN	14
7 DS	15
8 VF1	16

El operador deberá poder, desde teclado, llamar a las tareas de control de carga, a lo que el equipo responderá presentando un display en pantalla del conjunto de bancos. También podrá seleccionar qué bancos desea que actúen, es decir, activar o desactivar cada banco individualmente, así como la tensión a la que quiere que se cargue (tensión de referencia del banco).

Después ha de poder dar las órdenes de carga y de interrupción de la carga, órdenes que afectarán simultáneamente a todos aquellos bancos seleccionados previamente.

La presentación en pantalla de la tabla de carga habrá de reflejar, para cada banco, su estado de activación (presentando sólo la tensión de referencia de aquellos que estén activados y un espacio en blanco en la columna de tensiones de referencia en aquellos que no lo estén).

También reflejará la tensión en cada momento de las bancos activados, así como sus respectivos estados de carga con una flecha hacia arriba cuando se emcuentren en proceso de carga y con un guión horizontal cuando estén cargados.

Así, pues, el display en pantalla de la tabla de carga tendrá la forma siguiente:

BANCO	REV (V)	CARGA	TENS (V)
1 TF1	430		025
2 TF2			
3 OH1	280	-	275
4 OH2	100		090
5 OH3			
.			
.			
.			
16	70	-	70

La tensión de referencia a la que se quiere que se cargue el banco podrá introducirse antes de dar la orden de carga, o una vez producida ésta, interrumpiendo previamente el proceso de carga. De igual manera, podrá activarse o desactivarse cualquier banco en cualquier momento de la operación.

- Las órdenes de carga y alto estarán separadas por una banda de maniobra ajustable por el ordenador. Este "ajuste de banda" se retocará muy raramente, por lo que podrá estructurarse como tarea independiente del proceso del control de carga. El ajuste pretende conseguir la máxima precisión en el nivel de carga de un condensador compatible con una frecuencia soportable por el control carga/alto.

La figura 2.1 representa la relación entre la tensión referencia y la banda de maniobra y la orden de carga del controlador.
El indicador de banco listo para ser disparado, o banco cargado, se producirá cuando la tensión en el banco supere el tope inferior.

B. Generador de secuencias de disparo.

Una carga tokamak implica como se ha visto el disparo de una conjunto de subsistemas en tiempos precisos, distintos en general entre sí. Se necesita, pues, crear una secuencia de disparo.

Existirán dos modos de operación: disparo único y cíclico. En disparo único la secuencia comenzará con una orden del operador desde el teclado. Se deberá generar entonces una "secuencia lenta" en la cual intervienen 8 temporizadores, cada uno de ellos ajustable desde 10 ms hasta 100 s en escalones de 10 ms. Uno de éstos, el F.S. disparará la "secuencia rápida" que deberá estar servida por 32 temporizadores ajustables desde 100 us hasta 1 s en escalones de 20 us.

Aparte de los 40 temporizadores mencionados (8 lentos y 32 rápidos) existirá otro temporizador, que se denominará CYCLE, ajustable desde 0.1 s a 100 s en escalones de 0.1 s. Este temporizador permanecerá inactivo en modo de disparo único y sólo funcionará en el modo cíclico mediante las instrucciones adecuadas por teclado; la orden de disparo producirá, ahora, la puesta en marcha de este contador que, al finalizar su cuenta, lanzará la secuencia rápida(no la lenta), reponiéndose a sí mismo para volver a repetir la misma operación hasta que el operador decida anularla.

La secuencia rápida, una vez lanzada, no podrá ser anulada. Por el contrario la secuencia lenta podrá ser intrrumpida en cualquier momento.

Antes de dar la orden de disparo, en cualquier momento del proceso de carga, el operador podrá visualizar en pantalla la situación de los temporizadores, presentando una tabla con el conjunto de temporizadores existentes y los tiempos de aquellos que se hayan seleccionado como activos para el posterior disparo.

En esta situación, se podrán asignar tiempos y estados de activación por cada uno de ellos reflejándose en pantalla la siguiente tabla:

TEMP	TIEMPO (ms)	TEMP	TIEMPO(s)
1 TF	473.86	33 A	98.34
2 LF		34 B	37.06
3 OHCH	003.38	35 C	
4 CROW		36 D	
5 CMCP		37 E	
6 BO		38 F	
7 VF1		39 G	
8 VF2		40 FS	10.39
9 DS			
10 REC	200.46		
11 S1	37.08	41 CYCLE	3.47
12 S2	91.00		
13			
.			
32			

En la tabla se muestran las siglas especiales con que deben reconocerse algunos de ellos.

El sistema habrá de guiar al operador en la preparación de las condiciones para establecer un disparo en el tokamak, por lo que éste deberá contar con las siguientes facilidades por parte del equipo:

Podrá elegir el modo de disparo: único o cíclico.

En modo único, tendrá la potestad de dar la orden de carga de los condensadores o de interrumpir ésta para realizar las modificaciones que considere oportunas en la asignación de valores.

Como facilidad para operación deberá disponer de un conjunto de tablas (4 para los bancos de condensadores y otras tantas para los temporizadores) con valores prefijados y que podrán ser seleccionados para la realización de un disparo, quedando guardadas de forma permanente (no desaparecerá la información cuando se desconecte el sistema) con sus valores origenales, a realizar en ese momento. Estas tablas permanentes deberán ser también modificables de forma expresa.

- Deberá tener indicación de las condiciones en que encuentra el sistema, de manera que pueda conocer si están cargándose los bancos de condensadores, si no lo están,

o si ya se han producido las condiciones necesarias para realizar el disparo.

. Antes de dar la orden de disparo deberá poder ver en pantalla, cuando desee, el estado de carga de los condensadores o la asignación de tiempos de los temporizadores para efectuar las modificaciones que considere oportunas.
. Cuando haya seleccionado el modo de disparo cíclico, deberá tener información de si se encuentra algún banco en tensión residual: en cuyo caso el sistema no deberá autorizar la prosecución de la preparación del disparo cíclico.

En este modo de disparo deberá ser imposible dar la orden de carga.

Por otra parte, el sistema habrá de contar con la posibilidad de detección de fallo en la línea de seguridad de que dispone el tokamak. Este fallo consistiría en la no presencia de una tensión contínua de 25 a 30 V. La manera de actuar en este caso por parte del equipo será la anulación del disparo si, habiéndose dado ya la orden de ejecución, se encuentra todavía corriendo la secuencia lenta. La secuencia rápida, una vez lanzada, no puede ser anulada en ningún caso.

El equipo ha de ser compatible con el sistema actual por la que recibirá las señales de los bancos a través de 16 conectores telefónicos (jacks) y deberá enviar las 16 señales de control de carga y los 41 pulsos de disparo a través de hembras telefónicas.

Los pulsos de disparo generados cuando un temporizador finaliza su cuenta, serán producidos por un circuito copia de los que en la actualidad dispone el controlador del tokamak.

Si bien nuestro sistema deberá cumplir estas especificaciones, ha de prever una fácil modificación de su modo de operación o de sus características, puesto que está encaminado a servir de control a una máquina, el tokamak TJ-1, en fase experimental y sometida a la necesidad de versatilidad que se requiere en todo experimento investigador.

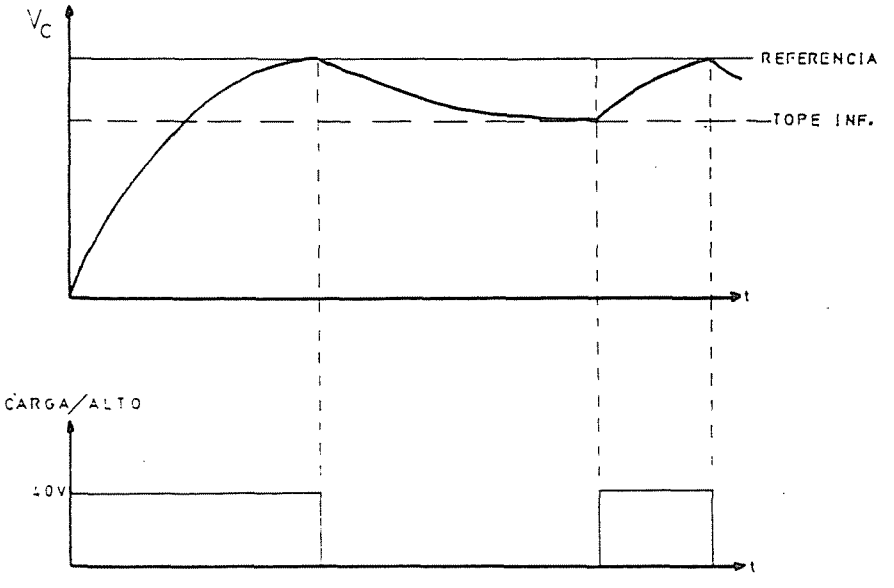


Fig. 2.1

CAPITULO III

DESCRIPCION DEL SISTEMA

1. INTRODUCCION

Para la realización del sistema de control de carga de condensadores y de secuenciass de disparo del tokamak TJ-1, se utilizó como base un minisistema de desarrollo de Motorola (el M68ADS1A), al que se dotó de un programa de aplicación y de la circuitería externa necesaria para completar las especificaciones que se exigen del equipo.

El programa de la aplicación se ha desarrollado en lenguaje ensamblador utilizando el software cruzado disponible en el ordenador PDP-11/45 de la División de Instrumentación y Control. Para la depuración y puesta a punto, los códigos objeto se cargaban en el sistema de desarrollo EXORCISER, también de la misma División, donde se montó el prototipo de prueba. Finalmente, el programa definitivo, grabado en memoria PROM, fue instalado en una carta motorola 68MM04 que se declaró como memoria externa del sistema de desarrollo 68 ADS 1A.

Este sistema de desarrrollo, incluyendo el monitor de TV, el teclado y el rack con los conectores que soportan las tarjetas del sistema y las de la aplicación se instaló en un armario de 19" en el que se incluyeron, además, dos fuentes auxiliares de alimentación (+20 y - 20 V) y los circuitos externos al propio sistema.

Así logramos que el equipo, aún estando dedicado a una labor específica no pierde su capacidad (si bien pequeña) de desarrollo y facilita las furturas tareas de mantenimiento y seguimiento de averías.

Las prestaciones del sistema de desarrollo y los circuitos diseñados para el control de la carga de los bancos de condensadores y del disparo del TJ-1 se describen en el presente capítulo de esta memoria, y en el siguiente se detallan, asimismo, las diferentes subrutinas que forman el programa de la aplicación y que sirven de soporte lógico a la anterior circuitería. En los anexos A, B y C se incluyen figuras, tablas que ayudan a la comprensión de los textos y por último el anexo D contiene una breve explicación sobre la necesidad de bancos de condensadores prioritarios.

2. DESCRIPCION DEL SISTEMA DE CONTROL Y DISPARO DEL TJ-1

El sistema de desarrollo M 68ADS1A está compuesto por los siguientes elementos

- Una tarjeta (M 68SAC1) con el sistema microprocesador, conteniendo:

- Una C.P.U. MC 6800.

- 2 PIA's (MC6820) y 2 ACIA's (MC6850) para la comunicación teclado-microprocesador y para la interfase standard de comunicación con el exterior (RS 232 C).

- 3 pastillas RAM (MCM6810), dos de las cuales son utilizables por el usuario como almacenamiento temporal de datos o programas y se encuentran cubriendo la página cero del mapa de memoria. La tercera es de uso exclusivo del sistema monitor del equipo.

- 2 zócalos para insertar dos pastillas de 1K de PROM (MCM68708) o ROM (MCM68308).

- ROM para el programa monitor del sistema, MINIBUG II.

- Generador de reloj (921.6 KHz con MCM 871A) y Baud. Rate Generator (MC 14411).

- Una tarjeta (M68DIM1A) de interfase con un monitor CRT, que consta de :

  - Memoria asociada a la pantalla (1024 bytes).

  - Lógica para presentación, en formato de 16 líneas por 64 columnas, de la página de memoria asociada a la pantalla, pudiendo representar un juego de 128 caracteres.

- Un monitor de TV de 9 pulgadas (B/N): M68MDM1.

- Un teclado de estado sólido M 68KBD1 con botón de reset y selector de dos velocidades de transmisión: 300 baudios para comunicación con el exterior y 9600 para modo normal de trabajo.

- Un rack de 10 conectores, donde alojar tanto las tarjetas del sistema de desarrollo (2) como las de aplicación.

- Una fuente de alimentación con las tensiones necesarias para alimentar todas las tarjetas del sistema.

En los siguientes apartados de este capítulo se describen los circuitos diseñados para la aplicación.

2.1. DESCRIPCION DE LA CIRCUITERIA DE LA APLICACION

Para completar el sistema ha sido necesario incluir los siguientes elementos:

- Una tarjeta de memoria no volátil de 4K (M 68MM09) donde guardar, de manera permanente, los menús de carga y temporización , ambos modificables durante la operación.

Dispone de baterías de Ni-Cd recargables, que proporcionan una autonomía de 30 días.

-Una TARJETA MEX 6821 con posibilidad de alojar dos PIA's.

Se utiliza sólamente una de ellas a la que se conectará el módulo de adquisición de datos y las líneas de interrupción.

- Tres tarjetas de propósito general MEX 68USM:

Dos de ellas se utilizan para los circuitos de generación de órdenes de disparo (temporizadores).

Una es utilizada para la circuitería del control de carga.

- Una tarjeta M 68MN04A con capacidad para 32 K de memoria EPROM, donde se sitúan los 8K del programa, quedando capacidad para posteriores ampliaciones o nuevas funciones.

- Una tarjeta en la que se ha configurado un módulo de toma de datos basados en el sistema de adquisición de datos Burr-Brown SDM-857.

- Tarjetas de salida de los 16 circuitos de control de carga.

- Una tarjeta MEX68WW con la lógica de ataque a los tiristores.

- Cinco tarjetas de disparo. Cada una contiene ocho circuitos gemelos.

Como se puede ver en el diagrama de bloques presente en los esquemas, del bus (datos, direcciones y control) se encuentran colgados todos los dispositivos seleccionables como posiciones de memoria, así como la tarjeta de control de pantalla.

Para la interconexión del módulo de adquisición de datos al bus se utiliza la tarjeta de PIAs.

La distribucción de todas ests tarjetas es como sigue:

- En el chásis del sistema de desarrollo van mantadas las tarjetas M 68MM09, MEX 6821, MEX 68USM, M 68MM04 y MEX 68 WW.

- El resto van alojadas en un chásis MOTEK situado en la parte superior del armario. El frontis de este chásis contiene la señalización luminosa que proporciona información sobre la secuencia del TJ-1.

El anexo B contiene las listas de cableado ente los dos chásis.

2.1.1. Control de carga de los Condensadores

Bajo la supervisión del programa se controlan 16 señales analógicas (entre 0 y 5 V) que son digitalizadas por el conversor analógico-digital SDM-857 (12 bits) e introducidas al bus a través del Port A y de la mitad menos significativa del Port B de la PIA. La mitad más significativa del Port B (bits 4 a 7) se utiliza como salida para indicar al multiplexor del sistema de adquisición de datos el canal que se desea medir.

Con la información recibida desde el módulo de toma de datos, y según se explica en los programas correspondientes, se da la orden de carga o de desactivación de la carga del banco de condensadores a través de la tarjeta de control de carga.

2.1.1.1. Módulo de adquisición de datos

Una orden de conversión por parte del equipo se produce mandando un pulso negativo por CA2 (su estado inactivo es alto) y se detecta que se ha completado la conversión por medio de CA1, pues la PIA está programada para producir una orden de interrupción (IRQ a su nivel bajo) cuando por CA1 llegue una transición de bajo a alto.

El pulso de inicio de conversión se aplica a la entrada STROBE del SDM-857. Este genera internamente un pulso positivo, que es aplicado a la entrada LOAD, provocando la toma de la dirección presente en las entradas del multiplexor.

Cuando LOAD vuelve a cero lo hace también la línea BUSY, retornando a su nivel alto cuando ha finalizado la conversión, siendo este flanco el que ataca a la PIA a través de CA1.

Los 16 canales de entrada se han establecido como diferenciales, y la entrada al convertidor en el rango de 0 -10 V. Puesto que los valores a medir se sitúan entre 0 y 5 V, se utiliza al amplificador interno del sistema para obtener la ganancia requerida de 2.

En la misma tarjeta del módulo de adquisición de datos se incluyen los drivers de las líneas que van a la tarjeta de la PIA, es decir los 12 bits de salida y la línea de BUSY (conectada a CA1), y que son tres circuitos integrados 74367.

También se encuentran en esta tarjeta una fuente de alimentación TECHNOS de 15 V , los condensadores de filtrado de las alimentaciones y las resistencias de ajuste de los offsets.

Los drivers que conducen las líneas PB 4 a PB 7, así como la línea CA2 (1 x 74367) se encuentran situados en la tarjeta MEX 6821.

2.1.1.2. Control de carga

Las subrutinas de control de carga activan los biestables de control en función de las condiciones que les imponga el programa; para ello sólo deben cargar, en la posición correspondiente al biestable ($6010 a $601F), un valor 0 si queremos desactivar la fuente de carga o un 1 si queremos activarla.

Para acceder a los biestables como posiciones de memoria cargando en ellos el valor deseado se realizó lo siguiente:

Cada tarjeta de propósito general MEX68USM dispone de un selector de dirección de la tarjeta (formado por 4 conmutadores giratorios, cada uno de los cuales selecciona uno de los 4 dígitos hexadecimales de la dirección) al que llega el bus de direcciones.

Cortando las 4 líneas menos significativas (A0-A3) y colocando el selector en $6010 la tarjeta queda seleccionada, cuando el bus lanza direcciones comprendidas entre la $6010 y la $601F. La señal de selección (pin 8 del conector K1) se conecta con las dos entradas de activación de un nuevo decodificador 1 a 16 (74154).

Las cuatro líneas A0-A3 atacan a las entradas de selección de canal del decodificador, de manera que tenemos unívocamente seleccionada cada una de sus salidas con una posición de memoria durante el tiempo que la dirección permanece en el bus. Estas salidas se conectan, a través de inversores, a la entrada de reloj de un biestable JK (7473) que se activa con el flanco de bajada. Por otra parte, la línea 0 del bus de datos se aplica a las entradas, de manera que un 1 en el bus de datos sitúa al biesteble en su modo de salida 1 cuando llegue el pulso de reloj y un 0 en el modo opuesto.

Así cuando se ejecuta una orden de escritura en cualquiera de estas direcciones se genera un pulso por la entrada de reloj que sitúa la salida del biestable con el valor del bit menos significativo de la palabra que se pretende escribir.

Como vemos en el diagrama de tiempos de la figura A4, después de la bajada del pulso de reloj 02 todavía disponemos de un tiempo mínimo de unos 10 ns, durante el cual los buses de datos y direcciones mantienen una información válida. En ese tiempo se produce la báscula del biestable al valor del dato.

Debido al pequeño tiempo que permanece el dato en el bus, se vio necesaria la utilización de biestables de la serie S (retardo de propagación típico de 3 ns).

Por último, la etapa de salida está servida por unos circuitos idénticos a los que actualmente trabajan en el TJ-1, compuestos por un comparador que ataca a un transistor trabajando en corte y saturación, para dar la salida de 0 o 40 V requerida para controlar las fuentes de carga de los bancos, tal y como se nuestra en el

esquema de la etapa de salida del control de carga.

2.1.2. Generador de Secuencias de Disparo

Los circuitos encargados de generar la secuencias de disparo descritas en las especificaciones del equipo y explicadas en los programas correspondientes se encuentran en dos tarjetas MEX 68USM de propósito general correspondiéndose con los esquemas de TEMPORIZADORES 1 y 2.

En la primera de ellas (dirección base $6100), se encuentran situados los 8 temporizadores lentos y los 16 primeros temporizadores rápidos, así como las líneas de control de disparo de la secuencia rápida y de las órdenes relativas al disparo único.

En la segunda tarjeta (dirección base $6200) se hallan los temporizadores rápidos restantes, el cíclico y los 3 osciladores, así como las líneas de control de estos últimos, del disparo cíclico y el reset de los módulos de disparo.

La distribución por pastilla de los temporizadores y sus direcciones asociadas se encuentran resumidos en las tablas 3.2.1 y 3.2.2.

Como temporizador se ha utilizado el circuito integrado M 6840 (PTM) que contiene tres temporizadores programables independientes. Se han montado ocho de estos circuitos en una tarjeta con lo que el máximo disponible es de 24 temporizadores por tarjeta.

La selección de un temporizador se hace en tres etapas.

Las líneas de dirección A7-A15 seleccionan la tarjeta como se ha visto en el control de carga.

Las líneas A3-A6, a través de un decodificador de 4 a 16 (74154), seleccionan el PTM dentro de la tarjeta, poniendo a 0 la correspondiente señal de Chip Enable (CS).

Finalmente las líneas A0-A5 seleccionan el temporizador dentro del PTM.

Así un temporizador lleva asociada una dirección específica y es accesible desde el programa por cualquier instrucción que referencie esa dirección.

Tal y como se explica en los programas de carga de temporizadores, éstos quedan programados para empezar a decrementar el valor fijado cuando en la puerta correspondiente a cada temporizador se produce una transición de alto a bajo.

Supongamos que queremos arrancar los temporizadores programados como osciladores, lo que se realiza en las tareas de inicialización del programa. Para ello, una vez programados de manera adecuada para que actúen en este modo de operación, nos dirigiremos a la dirección $6240 (OSCILA=AROSC) que hace que la línea 9 del

decodificador de la tarjeta de temporizadores 2 baje momentáneamente a 0 V, provocando que la báscula NAND que tiene a su salida coloque un 0 en la pata 6, que está conectada a la puerta de permisión de los osciladores.

Esta pata se encontraba originalmente a 1 pues la otra entrada de la báscula se encuentra conectada a la línea de reset del sistema, con la que tras la conexión de la alimentación, se ha provocado el borrado del biestable.

En la tarjeta de temporizadores 2, la línea CCL, que actúa sobre la puerta del temporizador cíclico, también está conectada a dos líneas del decodificador a través de un báscula NAND y , como siempre, para disparar el temporizador necesitamos crear una transición alto-bajo.

Sucede que aquí, tras el reset, el estado de esta línea es imprevisible pues ambas entradas se quedan a 1, no forzando, a priori, ningún estado conocido en CCL.

Para ello en la inicialización del proceso se ha de forzar a dicha línea a su nivel alto, para poder ser bajada cuando deseemos realizar el disparo cíclico. Bastará, pues, dirigirnos a la salida 10 del decodificador (AUTORC=$6248) que hará aparecer un cero en la patilla 9 de la báscula, poniendo a nivel alto su salida 8 y quedando en ese estado aunque el pin 9 vuelva a su nivel alto.

Igualmente, para realizar el disparo sólo será necesario dirigirnos al pin 11 (DISPC=$6250).

En la tarjeta de temporizadores 1, de igual manera, se prepara la línea DL para su actuación, dirigiéndonos a AUTORU ($6150) y se la activa después (provocando la liberación de la secuencia lenta) dirigiéndonos a DISPL ($6158).

La otra báscula de la tarjeta 1 de temporizadores se utiliza para situar en la entrada 2 del biestable tipo D (7474) un 1, si se desea permitir el disparo de la secuencia rápida (dirigiéndonos al pin 10 del decodificador : AUTOR = $6148), o un cero si queremos prohibirla (dirigiéndonos al pin 9:INHIBE =$6140).

Este biestable D recibe por la entrada de reloj (activa con el flanco de subida) la composición de las líneas SL8 y CL mediante una puerta NOR, de manera que, cuando llega un pulso positivo por cualquiera de ellas (por programa es imposible que lleguen simultáneamente, pues ambas líneas actúan en modos de operación diferentes), se transmite el valor presente en D con el flanco de bajada del pulso.

Por SL8 (salida del temporizador octavo de la secuencia lenta:FS) llega un pulso de duración variable (depende del tiempo prefijado para FS),pero cuyo flanco de bajada coincide con el final de la cuenta del temporizador. Por CL, igualmente, llegan periódicamente pulsos cuyos flancos de bajada coinciden con el final de cada una de las sucesivas cuentas del temporizador CYCLE.

Por tanto la llegada de uno de estos flancos provoca una transición bajo-alto en el pin 3 del biestable D que transfiere a la patilla 5 el valor de la pata 2. Si en la entrada se encontraba un 1 (disparo autorizado) las líneas DR1 y DR2 de ambas tarjetas descienden a su nivel bajo provocando transiciones alto-bajo que disparan los temporizadores de la secuencia rápida.

Obviamente se produce transición si previamente la línea estaba en su nivel alto, lo que se ha previsto en las tareas de inicialización cuando el programa se dirige a AUTORU ($6150), con lo que la aparición de un 0 en la pata 11 del decodificador pone también a 0 de salida del biestable D que está conectada a través de una puerta AND de diodos a la pata de Clear del biestable (activa a nivel bajo).

En modo de disparo cíclico cada llegada de un flanco de bajada por CL provoca una transición alto-bajo en las líneas de disparo rápido (DR1, DR2), que son inmediatamente puestas de nuevo a nivel alto, borrando el biestable D por medio de la línea RESET, (que es independiente de la línea de reset del sistema RST) como se verá más adelante.

Según lo dicho, si previamente en el pin 2 del biestable había un 0, no hay transición activa en las líneas de disparo rápido. Esto se utiliza para detener el disparo por razón de emergencia o finalizar el modo de operación cíclico, dejando terminar la secuencia lenta o la cíclica, e impidiendo que, cuando ésta acabe, se genere la rápida.

Por último (en tarjeta de temporizdores 2) la salida del temporizador cíclico (CL) ataca, previo inversor, a una de las dos líneas de disparo (activas con flanco de bajada) del monoestable 74121. La otra entrada proviene de la línea 13 del decodificador (denominada en el programa RESET=$6258).

Al dirigirnos a dicha línea, el flanco final de la señal generada por el temporizador cíclico provoca un pulso positivo en Q y negativo, en $\overline{Q}$, que hemos denominado RESET y $\overline{RESET}$ en el esquema. Se utiliza RESET para borrar el biestable D, de manera que tras la llegada de una orden de disparo de la secuencia rápida dada por el temporizador cíclico, se pone de nuevo a 1 la línea, quedando preparada para el siguiente disparo (el monoestable evita la coincidencia en el tiempo de ambos fenómenos).

Esta línea de reset tiene una segunda finalidad como se verá al describir los módulos de disparo.

2.1.3. Módulos de disparo

Las tarjetas de los módulos de disparo responden básicamente al mismo esquema de las usadas hasta ahora por el TJ-1, diferiéndose únicamente en el modo de ataque al tiristor.

Esto se ha realizado con un biestable D con la entrada fija, a 1.

La señal del temporizador se invierte y se aplica a la entrada de reloj del biestable. Cuando el tiristor conduce, descarga el condensador sobre la bobina (primario de un transformador tórico de núcleo de ferrita), induciendo un pulso en el secundario de aproximadamente 20 V (tensión a la que se descarga el condensador) y unos 20 us de duración.

Hay que prever que el condensador se encuentre cargado antes de que se produzca la orden de disparo. Para ello, el programa, en la inicialización, activa la línea 13 del decodificador de temporizadores 2 (RESET =$6258) lo que, según hemos visto, activa la línea RESET que se encuentra conectada a la patilla de CLEAR de los biestables del módulo de disparo, poniendo a 0 la salida, lo que hará que el tiristor se corte.

Así se solucionan viejos problemas en la circuitería anterior del TJ-1, manteniendo cortado el tiristor desde que se inicia el proceso hasta que realmente se dispara, dando tiempo suficiente para que los condensadores se carguen a los 20 V previstos.

En el disparo cíclico hemos visto que la línea RESET se activa después de producido éste con lo que el tiempo que tienen en este modo de operación los condensadores para cargarse es prácticamente el que se seleccione para el temporizador cíclico.

2.1.4. Disparo externo

La secuencia rápida puede también dispararse a partir de un impulso externo al equipo.

Cuando el conmutador de "Disparo Externo" se sitúa en la posición "ON", la señal SL8 procedente del temporizador F.S. vuelca la primera sección del biestable dual 7474. (Ver plano TEMPORIZADORES -1). Con ella se activa la segunda sección de este integrado, y se permite que su salida Q (Patilla 9) pase a 1 cuando se produce una rampa de subida en la entrada DISPARO EXTERNO. Se genera entonces la secuencia rápida al pasar a 0 las señales DR1 y DR2.

PTM	TEMP1	TEMP2	TEMP3	Direccion base (hexadecimal)
1	L1	R1	R2	6100
2	L2	R3	R4	6108
3	L3	R5	R6	6110
4	L4	R7	R8	6118
5	L5	R9	R10	6120
6	L6	R11	R12	6128
7	L7	R13	R14	6130
8	L8	R15	R16	6138
9	C1	R17	R18	6200
10	C2	R19	R20	6208
11	C3	R21	R22	6210
12	CICL.	R23	R24	6218
13	---	R25	R26	6220
14	---	R27	R28	6228
15	---	R29	R30	6230
16	---	R31	R32	6238

L .-Temporizador de la secuencia lenta.
R .-Temporizador de la secuencia rápida.
CICL .-Temporizador cíclico.
C .-Generador de señal de reloj.

Tabla 3.2.1. - Distribución por pastillas de los temporizadores y direcciones de origen

TEMPORIZADORES 1

1	6100	CS0
2	6108	CS1
3	6110	CS2
4	6118	CS3
5	6120	CS4
6	6128	CS5
7	6130	CS6
8	6138	CS7
9	6140	INHIBE
10	6148	AUTORR
11	6150	AUTORU
13	6158	DISPL

TEMPORIZADORES 2

1	6200	CS0
2	6208	CS1
3	6210	CS2
4	6218	CS3
5	6220	CS4
6	6228	CS5
7	6230	CS6
8	6238	CSS7
9	6240	OSCILA (AROSC)
10	6248	AUTORC
11	6250	DISPC
13	6258	RESET

Tabla 3.2.2. - Nombre asignado a las lineas de selección de temporizadores y control de disparos

CAPITULO IV

DESCRIPCION DE LOS PROGRAMAS

1. INTRODUCCION

El programa que sirve de soporte lógico a la circuitería del equipo de control de carga y disparo del TJ-1, puede dividirse en 8 bloques:

- Subrutinas comunes al resto de los programas.

- Proceso de inicialización del sistema.

- Programa de preparación del disparo único.

- Programa de preparación del modo cíclico de disparo.

- Programa de establecimiento de los porcentajes de ajuste de la banda de carga.

- Reconocimiento de interrupciones.

- Programa de servicio a las interrupciones.

- Programas de preparación y disparo de temporizadores.

Una lista de los programas, con sus direcciones de origen, aparece en la tabla c.2.1.

La tabla c.2.2. presenta una lista de las constantes y sus posiciones de memoria que se utilizan en los diferentes programas.

2. SUBRUTINAS

Los programas de control de cada una de las tareas arriba señaladas hacen referencia a tareas comunes que se repiten en diversas zonas de ellos, por lo que se han estructurado estas últimas tareas en forma de subrutinas.

Podemos dividir las subrutinas en dos bloques:

- Subrutinas del programa de aplicación

- Subrutinas de utilidad del programa monitor del sistema MINIBUG II.

2.1. SUBRUTINAS DEL PROGRAMA DE APLICACION

Cuando en lo que sigue nos referimos a una posición de memoria con el símbolo (DP), estamos indicando que el dato en ella almacenado utiliza doble precisión, es decir que ocupa dicha posición y la siguiente en orden decreciente. Por el contrario (SP) significa que se considera únicamente el byte de la palabra en cuestión.

A continuación se describen todas las subrutinas del programa ordenadas según valores crecientes de su dirección de origen.

SUMA.-

Realiza la suma de un número contenido en AUX (DP) con otro almacenado en el registro índice X, quedando en X el resultado.

RESTA.-

Realiza la substracción entre un número almacenado en X (minuendo) y otro guardado en AUX (DP) (sustraendo).

El resultado permanece en X. El minuendo se conserva en SALVA (DP) y el sustraendo permanece inalterado. Tras la substracción, los bits de acarreo (C) y cero (Z) del registro CCR (Condition Code Register) del microprocesador quedan como sigue:

	C	Z
X>AUX	0	0
X=AUX	0	1
X<AUX	1	0

MULT.-

Multiplica un número en X por otro en DATO (SP) quedando el resultado en X.

Con el fin de realizar una subrutina menos complicada, y hacerla así más rápida, se ha tenido en cuenta que los resultados de las operaciones de multiplicación requeridas en el programa no superan nunca los 16 bits (doble precisión).

LINE.-

Incrementa en 16 (hexadecimal 10 o $ 10) el contenido de TABLA (DP) y en 64 ($ 40) el contenido de PANT (DP).

Se utilizan estas posiciones de memoria como punteros para las tablas de carga (distribuídas en bloques de 16 bytes por banco según la figura c.1.1.), y para la

presentación de números por acceso directo a la pantalla, llevando la cuenta de la línea en la que debe imprimirse los datos cuando estos se configuran en forma de columnas (la pantalla posee líneas de 64 caracteres).

DIVID.-

Divide un número, en X, entre otro almacenado en DATO (SP), dando el resultado en X.

El diagrama de flujo del algoritmo empleado para hacer la división se muestra en la figura c.1.3.

La palabra DATO tiene que contener un número inferior a $ 7F para dar un resultado correcto, lo que se cumple a lo largo de todo el programa.

CONV.1.-

Efectúa la operación:

$$X\ (DP)\ .\ 91/10 \quad --- \quad X(DP)$$

Se emplea para convertir los datos introducidos por el operador en decimal durante la modificación de las tensiones de referencia de los bancos, en un número en binario que represente los 450 V a fondo de escala en 12 bits (12 bits es la resolución del Convertidor Analógico-Digital).

$$450\ V \quad --- \quad 2^{12}-1$$
$$V \quad --- \quad b$$
$$b = V\ .\ 4095/450 \simeq V\ .\ 91/10$$

CONV.2.-

Efectúa la operación:

$$X\ (DP).\ 10/91 \quad --- \quad X\ (DP)$$

Se utiliza para pasar los datos almacenados en memoria, como la tensión actual de un banco, a un valor en código decimal. Es pues el paso inverso a CONV 1 y se utiliza en las subrutinas de representación en pantalla de las tensiones de los bancos.

CONV 3.-

Obtiene, a partir de la tensión de referencia establecida para cada banco y de su valor de ajuste de banda (en X), el valor tope inferior para los 16 bancos del menú o carta actual.

Por tanto introduce en la posición Tope Inferior de cada banco el valor:

REFERENCIA(DP)-(REFERENCIA(DP).AJUSTE DE BANDA (SP)/100).

ENTER.-

Espera números por teclado de hasta 3 dígitos seguidos por Retorno de Carro (CR) o punto (.).

La llegada del punto provoca la salida de la subrutina dando un flag en el bit 7 de la palabra de estado del sistema (STATUS). Un intento de introducir números, provoca la salida de la subrutina dando un indicador (flag) de fallo de tecleo en el bit 6 de la palabra STATUS.

El resultado queda en X y el acumulador B presenta el número de dígitos introducidos (0, 1, 2, 3).

Su diagrama de flujo es el de la figura c.1.4.

ENTER 1 .-

Basándose en la subrutina ENTER testea a continuación el bit de fallo de tecleo sacando en la pantalla un espacio y una interrogación (¿) a partir de la posición que ocupa el cursor, si dicho bit está activado, volviendo seguidamente a la espera de un nuevo dato.

DEC4 (DEC3).-

Convierten un número binario almacenado en BASE (DP) en sus 4(3) dígitos decimales, quedando éstos conservados en códigos ASCII en las posiciones MIL, CENT, DEC, UNID.

QUE.-

Genera un espacio en blanco y una interrogación a partir de la posición que ocupa el cursor.

CURSOR.-

Desplaza el cursor desde la posición que ocupa hasta el comienzo de la línea 13, borrando la pantalla a partir de esa línea.

VISCF (VISTF).-

Presentan en pantalla los textos inalterables de las cartas de carga/temporización, poniendo en el bit 5 de STATUS la indicación correspondiente (un 0 para la carta de

carga o un 1 para la de temporización).

VISEC.-

Prepara los datos de entrada que necesita la subrutina COLEC para representar en pantalla las columnas relativas al estado de carga de cada banco. Los datos que necesita dicha subrutina son el inicio de la tabla de carga y el origen en pantalla de cada una de las dos columnas a representar posteriormente.

COLEC.-

Establece en pantalla, para cada banco, su estado de carga, presentando una flecha hacia arriba si el banco está activado y cargándose (un 0 en su posición de Estado de Carga), o un guión horizontal si está ya cargado (un 1 en su Estado de Carga).

Su diagrama de flujo es el de la figura c.1.5.

SELM.-

Toma por teclado números comprendidos entre el 1 y el 4, dando en el acumulador A (ACCA) su valor binario. También admite la introducción de la letra "U" dejando entonces el acumulador A a cero.

Teclas diferentes provocan la aparición de la interrogación y la espera de una nueva tecla.

SELMC (SELMT).-

Sacan los letreros de petición de menú de carga/temporización, llamando a continuación a SELM para preparar, con el dato del acumulador A, los parámetros que necesita la subrutina TRANS para efectuar el trasvase del menú elegido a la zona de memoria reservada para menú en uso.

ALMACC (ALMACT).-

Llaman a la subrutina DALMAC y con el valor que contiene el acumulador A(ACCA) prepara los valores adecuados para que la subrutina TRANS efectúe el trasvase del menú actual de carga/temporización a la zona seleccionada previamente.

DALMAC.-

Saca por pantalla el mensaje de petición de almacenamiento, admitiendo números entre el 1 y el 14, y dando su valor binario en ACCA. En caso contrario pasa a pedir el lugar de almacenamiento, admitiendo números entre 1 y el 14, y dando su valor binario en ACCA.

Valores incorrectos hacen que aparezca la interrogación indicadora de error.

TRANS.-

Lleva un número de bytes indicado en el ACCB, de una zona de memoria cuya dirección de origen se encuentra en TABLA (DP), a otra con la dirección de origen contenida en GUARDA (DP).

MODT.-

Realiza las tareas de modificación del menú de temporización, pidiendo el tiempo que se quiere adjudicar al temporizador seleccionado previamente. Su diagrama de flujo se muestra en la figura c.1.6.

La primera tarea que realiza es poner un indicador de que se está en esta subrutina, para que las interrupciones de control de carga que deberían cambiar el mensaje de estado en pantalla no lo hagan mientras se estén realizando las modificaciones. Al finalizar la subrutina, se borra el indicador poniendo a cero la palabra ESTADO.

Tras presentar los letreros de petición de número de temporizador, acepta números comprendidos entre el 1 y el 41 para pasar seguidamente a la petición del tiempo que se quiere asignar al temporizador.

Para los temporizadores comprendidos entre el 1 y el 32 (secuencia rápida) los tiempos admitidos están comprendidos entre .1 y 999.9 (ms) y para temporizadores entre el 33 y el 40 (secuencia lenta) se admiten números entre .01 y 99.99 (s), siendo los valores admitidos para el temporizador número 41 (cíclico) los comprendidos entre .1 y 99.9 (s).

La manera de efectuar la toma de números en formato decimal se hace mediante el encadenamiento de las subrutinas ENTER 1 y ENTER.

Llamando primeramente a ENTER 1 obtendremos la parte entera del número [PENT(DP)], de manera que un error de tecleo vuelve, tras dar la indicación de error, a esperar de nuevo la parte entera del dato a introducir.

Simultáneamente tenemos información de si se terminó con CR (flag de punto desactivado), con lo que no se pide parte decimal [PDEC(DP)]. Si se finalizó con punto, pasamos a pedir la parte decimal con ENTER de manera que, si ahora hay un fallo de tecleo, se vuelve a pedir la parte entera, y no sólo la decimal, volviéndose a repetir la secuencia de forma transparente al operador.

Si no hubo fallo, aún hay que detectar para la parte decimal si se han introducido uno, dos o tres decimales. En este último caso vuelve a dar indicación de error, pidiendo de nuevo el dato (parte entera y decimal). En el caso de haber introducido un sólo decimal después del punto, habrá que multiplicar el dato por 10 para dar así un valor

absoluto cuya unidad sería la centésima.

A continuación hay que convertir el dato introducido a las unidades correspondientes para cada tipo de temporizador.

Dependiendo del tipo de temporizador, cuyo número se conserva en TIMER (SP), se almacena en el lugar correspondiente de la tabla en uso, el valor apropiado (ver explicación de la programación de temporizadores). Así los valores almacenados a partir de los introducidos en PENT y PDEC son, para cada tipo de temporizador, los siguientes:

Temporizadores rápidos (PENT . 50) + (PDEC/2) - 1

Temporizadores lentos (PENT . 100 + PDEC) . 5 -1

Temporizador cíclico PDEC + PENT . 100 -1

Una vez guardado el tiempo en la zona de memoria del menú de temporización en uso, para cada valor introducido se llama a la subrutina VISTV, que se encargará de presentarlo en pantalla o borrar el existente si se ha desactivado el tiempo (respondiendo a la petición de tiempo con el valor 0 simplemente tecleando CR).

Si el banco queda activado, se pone un 1 en la palabra correspondiente de la tabla, mientras que se borra dicha palabra si queda desactivado.

Finaliza llamando a los programas de petición y servicio de almacenamiento (ALMACT).

VISTV.-

Prepara los datos de entrada de la subrutina COLUMD. Así pues, tras introducir el valor de origen de la tabla de temporización en TABLA, va llamando en sucesivos pasos a dicha subrutina, cargando previamente la palabra PANT (DP) con la posición de origen en la pantalla donde debe comenzar la representación de cada una de las 4 columnas de valores de tiempo. Análogamente, carga en FILAS el número de filas que debe tener cada columna (11,11,10 y 8 respectivamente).

Para representar el valor del temporizador cíclico con un formato diferente, esta subrutina accede directamente a la zona de pantalla después de haber obtenido los 9 dígitos decimales.

COLUMD.-

Responde al organigrama de la figura c.1.7. Presenta por pantalla una columna de datos. La columna tendrá un número de elementos dado por el contenido de FILAS y cada elemento representará el valor del tiempo asignado al temporizador correspondiente, si este se encuentra activado, o quedará en blanco si no lo está. El

lugar de inicio de la zona de memoria de donde va a ir tomando los datos se encuentra en TABLA (DP), y el lugar de la pantalla donde debe empezar la representación de la columna está en PANT (DP).

Debe averiguar si el temporizador pertenece a la secuencia rápida o a la lenta pues el formato que debe emplear para representar su tiempo es distinto. Para ello utiliza el número de filas que la subrutina VISTV le presenta, de manera que si dicho número es menor de 9, necesariamente el temporizador pertenece a la secuencia lenta , y a la rápida en caso contrario.

Si estamos en la secuencia rápida, el dato que obtiene de la tabla es el valor mitad del que debe sacar por la pantalla, por lo que, para obtener sus 5 dígitos, comienza por calcular, el número de veces que dicho número contiene la cantidad 5000, lo que equivale al número de decenas de millar que contendría el valor correcto.

Una vez obtenido así un número menor de 10.000, podemos multiplicarlo por 2 (ya cabe en 16 bits en todos los casos) y pasar a obtener directamente sus 4 dígitos restantes, que quedan almacenados en código ASCII en DMIL, MIL, CENT,DEC y UNID.

Si el temporizador pertenece a la secuencia lenta, se llama a la subrutina DEC 4 para obtener 4 dígitos que quedan en MIL, CENT, DEC y UNID, conteniendo ahora DMIL la cantidad $20 que corresponde al espacio en código ASCII.

FORMD.-

Presenta en pantalla, y a partir del origen que encuentra en PANT (DP), el contenido de DMIL, MIL, CENT, punto ($2E)DEC y UNID.

XXX . XX

UNID
DEC
CENT
MIL
DMIL

VISCR.-

Prepara los datos de entrada para la subrutina COLUM. Carga en TABLA el origen de la tabla de carga de condensadores y a continuación llama a COLUM sucesivamente introduciendo antes de cada paso la dirección de la cabecera de cada una de las dos columnas que reflejan las tensiones de referencia de los bancos seleccionados (en PANT).

También indica a dicha subrutina el número de filas que debe tener la columna a

representar (FILAS) y pone un valor constante en KR (SP) igual a 5.

VISCV.-

Prepara los mismos datos de entrada para llamar a COLUM, pero referidos a las tensiones actuales o instantáneas de los bancos de condensadores. En KR introduce el valor 7.

Difiere de VISCR en que es utilizada por el programa de atención a las interrupciones que provoca el convertidor Analógico-Digital, por lo que comienza salvando toda la zona de memoria auxiliar (página cero) que utilizan estas subrutinas para recuperarla al final, evitando así las modificaciones indeseadas por parte de la interrupción.

FORME.-

Saca, por acceso directo a pantalla, en posiciones contiguas a partir de la dirección guardada en PANT (DP), el contenido en CENT, DEC, y UNID.

X X X

UNID
DEC
CENT

MODC.-

Efectúa las tareas de modificación del menú de carga actual pidiendo el número de banco seleccionado y, a continuación, el valor de la tensión de referencia que se desea asignar a dicho banco.

Tras la representación del letrero de petición de número de banco, se queda a la espera de números, admitiendo sólo aquellos que se encuentran comprendidos entre 1 y 16, y dando indicación de error mediante una interrogación, en caso de que se intente introducir un valor fuera de este rango, o un caracter incongruente.

Si se selecciona el banco 0 o se pulsa CR, llama a las subrutinas de almacenamiento del menú (DALMAC) y devuelve control al programa principal.

Si se ha seleccionado uno de los bancos, saca por pantalla el letrero de petición de referencia, admitiendo entonces valores numéricos entre 1 y 450.

Seguidamente convierte el dato introducido por teclado en un valor coherente con los 12 bits del convertidr analógico-digital, según se explica en las subrutinas de conversión (CONV1, CONV2), lo deja en la posición correspondiente de la tabla de carga y llama a VISCR para presentar dicho valor en pantalla. El diagrama de flujo de esta subrutina lo tenemos en la figura c.1.8.

Antes de devolver el control , la subrutina llama a CONV3 para que quede actualizado el valor de "tope inferior" con el nuevo valor de referencia introducido, y con el porcentaje de ajuste de banda correspondiente.

COLUM.-

Presenta una columna de tensiones de referencia (si en KR encuentra un 5) o de tensiones medidas (KR = 7), a partir de una posición de origen del cursor de la pantalla contenida en PANT (DP). Se encarga de pasar los datos del menú en uso, de la tabla de carga a su formato entero (tres dígitos), y presentarlos en pantalla únicamente si el banco se encuentra activado. Previamente chequea la palabra STATUS para proceder a dar salida a todas las tensiones medidas. Cuando se llama a esta subrutina, STATUS es cero sólamente cuando nos encontramos en el programa de disparo cíclico y hayamos entrado en la subrutina NOCICL. En este caso se presenta en pantalla, las tensiones variables de todos los bancos. Si STATUS es distinto de cero, caso de todo el proceso de control de carga, rellenará con blancos (código $20) el espacio destinado en pantalla al banco que se encuentre desactivado.

Su organigrama puede verse en la figura c.1.9.

COLAJ.-

Presenta en pantalla una columna de valores de dos dígitos decimales que son el valor de "ajuste de banda" de cada banco. El origen de la zona de memoria donde están los datos se halla en TABLA (DP) y la cabecera de la columna en PANT (DP).

BORREC.-

Pone a cero el valor de "estado de carga" para cada uno de los 26 bancos del menú actual.

NOCICL.-

Realiza un barrido por los 16 bancos de condensadores midiendo la tensión de carga y actualizando el valor de "tensión actual" en la tabla de carga, a la vez que pone un 1 en la palabra SOBREC cuando alguna de las tensiones supera el valor de 20 V(valor binario almacenado: $B6).

Para tomar la tensión de cada banco efectúa una petición de toma de datos al convertidor analógico-digital de la siguiente manera:

En el acumulador A carga el número del banco que deseamos medir y después, con el acumulador B a cero, llama a la subrutina PRDATO. Este programa la PIA para dar un pulso de inicio de conversión al CAD, y para que un flanco de bajada en la línea CA1, provoque la puesta a 1 del bit 7 del registro de control A (CRA). En los 4 bits más significativos del port colocará la dirección del canal a medir (valor acumulador A).

Una vez realizada la petición de conversión, entra en un bucle de espera analizando el estado del bit 7 de CRA. Cuando C.A.D. termina la lectura genera un pulso por la línea CA1 que detiene el bucle. Se lee el port A y los 4 bits menos significativos del port B, tomando así el valor de la tensión en el banco dado e introduciéndolo en la tabla de carga. Después se le compara con el valor 20 V ($B6) y si lo supera, se pone a 1 la palabra SOBREC. Se repite el mismo proceso hasta haber recorrido los 16 bancos para que el operador tenga en pantalla todos los bancos con tensión residual superior a este tope prefijado.

INTCAR.-

Pone a cero las posiciones de memoria correspondientes a los 16 biestables de ataque a los circuitos de orden de carga.

LLEVA.-

Copia las 64 primeras posiciones de la página cero de la memoria en las 64 siguientes.

TRAE.-

Introduce en las 64 primeras posiciones de la página cero de la memoria los valores contenidos en las 64 siguientes.

2.2. SUBRUTINAS DEL PROGRAMA MONITOR MINIBUG II

El sistema de desarrollo M68ADS1A dispone de un programa monitor (MINIBUG II) el cual posee un pequeño juego de subrutinas de utilidad cuyo listado completo se encuentra en la documentación de este sistema referida en la sección de bibliografía.

Estas subrutinas se centran en la introducción de caracteres por teclado y en la presentación de estos por pantalla. Nuestro programa utiliza varias de ellas, a saber:

INCH ($E11F).- Bucle de espera hasta que se pulse un caracter por teclado, en cuyo momento pone el valor ASCII de dicho caracter en el acumulador A.

PDATA ($E130).- Imprime una cadena de caracteres ASCII. Esta cadena comienza en la dirección que contiene el registro índice X, y finaliza cuando encuentra el código de final de mensaje (EOT = $04).

Dando la dirección inicial de cada texto (tabla c.2.4.) y llamando a esta subrutina, se representan todos los textos fijos en pantalla, tanto los referentes a las tablas de carga y temporización como los mensajes de estado.

OUT2H ($E173).- Saca por pantalla los dos dígitos hexadecimales de un byte cuya dirección está contenida en X.

OUTCH ($E108).- Saca por pantalla un caracter ASCII contenido en el acumulador A.

Algunos de estos caracteres, procesados por las subrutinas OUTCH o PDATA1, controlan el movimiento del cursor en pantalla.

$15 (CTRL - U) -- Desplazamiento del cursor una línea hacia arriba.

$17 (CTRL - W) -- Desplazamiento del cursor una línea hacia abajo.

$OE (CTRL _ N) -- Movimiento del cursor una posición a la derecha.

$O8 (CTRL - H) -- Movimiento del cursor una posición a la izquierda.

$O5 (CTRL - E) -- Borrado de la pantalla.

$OC (CTRL - L) -- Movimiento del cursor a la primera posición de la pantalla.

$03 (CTRL - C) -- Borrado de la pantalla desde la posición que ocupa el cursor.

$OB (CTRL - K) -- Borrado de la línea en que se encuentra el cursor desde la posición que ocupa hasta el final.

$02 (CTRL - B) -- Cambia el tono (video directo/inverso) de los caracteres que vienen a continuación.

3. PROCESO DE INICIALIZACION

Las tareas de inicialización se realizan cada vez que se da la orden de ejecución del programa mediante el comando G del programa monitor o cada vez que se abandona una de las tres tareas básicas del sistema (disparo único, cíclico o ajuste de banda).

Esta inicialización consiste en:

- Preparar los temporizadores para su correcto funcionamiento. Para lograrlo, se genera, en todos y cada uno de ellos, un disparo, inhibiendo previamente su correspondiente salida, y después se pone a cero el bit de reset interno (bit 0 de CR1).

- Situar el Stack en la dirección $1FDO.

- Cargar el vector de interrupciones ($2F00).

- Llamada a la subrutina OSCILA para que los temporizadores programados como osciladores comiencen a generar sus señales de reloj.

- Llamada a la subrutina INTCAR para poner a cero los biestables de control de carga para evitar que tras un transitorio durante el reset alguno de ellos quede activado dando una orden de carga indeseada.

- Puesta a cero de las posiciones de memoria que llevan la indicación del estado del sistema : STATUS, SECC, SECL, STORE, ESTADO.

La palabra STATUS contiene la información dada en la tabla c.2.3. por lo que, al quedar borrada en la inicialización, queda indicando: ningún menú seleccionado, orden de carga aún no efectuada, condensadores no cargándose y no cargados.

SECC y SECL indican que se ha producido un disparo cíclico o único (lento), respectivamente. Serán examinadas por la rutina de atención a la interrupción de fallo de línea de seguridad o alto, para continuar, una vez subsanado el fallo, con la misma función que se estaba realizando con anterioridad a éste.

ESTADO es la palabra encargada de dar la indicación de que se está modificando la temporización, porque simultáneamente puede estar activo el control de carga y llegar en ese momento la situación de disparo listo (todos los bancos cargados). Para evitar que aparezcan en pantalla mensajes relativos a distintas tareas, el control de carga vigila el contenido de la palabra ESTADO.

- Preparación de las líneas de disparo poniendo a uno las señales que en el momento del disparo han de producir una transición de alto a bajo. Esto es necesario puesto que los disparos de la secuencia rápida están servidos por biestables montados con dos puertas NAND, que se encuentran, en el momento del reset, en un estado de salida indefinido a priori, y hay que volcarlos al estado deseado:

- Generación de un RESET con una doble finalidad:

a) Poner a uno la salida del biestable D (7474 en planos de temporizadores 2) preparándolo así para el próximo disparo.

b) Dar un reset a los biestables de generación de disparo único antes de la preparación de las condiciones de disparo para que el condensador generador del pulso tenga tiempo suficiente de cargarse a su valor final (20 V).

Por último se sacan por pantalla los letreros de petición de tareas, y se espera la selección de una de ellas para saltar al programa de atención correspondiente.

4. PROGRAMA DE DISPARO UNICO

Este es un programa de guia al usuario en la preparación de un disparo único y responde al organigrama de la figura c.1.10. sobre el que, conviene realizar algunas precisiones.

El programa va sacando los letreros de estado relativos a la preparación del disparo en cada momento, así como presentando las diferentes tablas de condensadores y temporizadores según proceda.

Para conocer la "historia"del proceso se utiliza una palabra(STATUS) en la que cada bit tiene asignado un significado preciso según tabla c.2.3. Otras tres palabras (SECC, SECL, ESTADO) establecen indicaciones de la situación para que los programas de atención a las interrupciones conozcan como se encuentra el sistema en el momento de la interrupción.

Los mensajes de estado se presentan por pantalla cada vez que se termina de atender un comando, y se eligen tras un barrido de los bits de STATUS.

Cuando se atiende un comando (por ejemplo orden de carga, interrupción de carga, selección de un menú etc...) se modifican en consecuencia los bits de STATUS o las palabras de estado correspondientes, de manera que, al barrerlos de nuevo, queda actualizado el mensaje de estado que se saca por pantalla.

Cuando se inicia el proceso de carga (orden de carga mediante el comando K o bien orden de carga automática cuando selecciona la repetición del disparo anterior) se prepara la PIA para que envie pulsos por CA2 al CAD, el cual devuelve un pulso indicador de que ha finalizado la conversión, que recogido por CA1 genera un interrupción. A partir de este momento el programa de disparo único es continuamente interrumpido mientras los condensadores estén en proceso de carga (tanto en período de carga como en período de mantenimiento de la carga de los bancos considerados con cargados), siendo las rutinas de atención a estas interrupciones las encargadas de dar la orden de activación o desactivación a los biestables de carga.

La atención de un comando se valdrá, como se ha dicho, del STATUS del sistema para ejecutar de la manera adecuada la orden dada por ese comando, ya que las tareas a realizar pueden ser diferentes según nos encontremos con unas u otras condiciones. Así, un caso típico es el comando K que puede iniciar el proceso de carga, interrumpirlo o reanudarlo dependiendo de la situación en que se encuentre el proceso de carga. Esta manera de actuar sirve para detectar comandos erróneos o comandos verdaderos pulsados en situaciones no autorizadas.

El programa lleva también el control del bit de máscara de interrupciones con el criterio siguiente:

Las interrupciones están siempre permitidas durante la espera de comandos y en general durante la espera de introducción de parámetros por teclado, siempre que se esté con los condensadores en proceso de carga. La prohibición de interrupciones durante un bucle cerrado (espera de números por ejemplo), que puede alargarse tanto como el operador tarde, voluntariamente o por descuido, en salir de él, daría lugar a que no se controlarse la carga de los condensadores.

Se prohiben, en general, las interrupciones (y por tanto se pierde durante ese tiempo el control de la carga) en aquellos procesos en los que el microprocesador realiza una tarea que finaliza en una zona de interrupciones permitidas. El tiempo durante el que no se está controlando la carga es absolutamente despreciable frente a los requerimientos de actuación para gobernar ésta. Así conseguimos que la presentación de tablas sea más rápida y se evitan problemas de variación de parámetros comunes al programa y las interrupciones.

También se autorizan interrupciones en procesos de espera aún cuando no se esté controlando la carga (por ejemplo, durante la selección de tareas en el programa de inicialización, o durante el ajuste de banda o el disparo cíclico) con el fin de que el sistema responda con la mayor brevedad a un fallo en la línea de seguridad o una pulsación del botón de alto que, como sabemos, activan ambas la línea de interrupción del microprocesador.

Cuando el STATUS indica que estamos en condiciones de efectuar el disparo (bit 3 a 1) y se pulsa "CTRL -D", siguiendo la indicación del mensaje de estado de la pantalla, el programa carga los temporizadores con sus valores apropiados (llamando a las subrutinas correspondientes) y activa la línea de disparo. En este momento la siguiente instrucción es una orden de espera de interrupción. Así el sistema se encuentra esperando la interrupción provocada por el PTM que contiene el temporizador FS cuando éste finalice su cuenta, indicando al equipo que el disparo ha sido efectuado.

Cuando detecta una orden de disparo, detiene el control de carga de los condensadores y pone a cero todos los biestables de ataque a los controladores de carga.

5. DISPARO CICLICO

Este programa guia al usuario en la preparación de un disparo del tokamak en modo cíclico. La primera tarea con la que se encuentra es autorizar o no la operación, dependiendo del estado de carga de los condensadores en ese momento. Para ello llama a la subrutina NOCICL, que actualiza los valores de las tensiones de todos los bancos y pone un 1 en la palabra SOBREC cuando alguno esté con una tensión superior a 20 V. A continuación se mira esta palabra, y se presenta en pantalla los letreros de tensiones, si es distinta de cero (los letreros fijos sólo la primera vez y los variables cada vez que se hace un barrido con NOCICL, evitando así un molesto cambio en la pantalla), volviendo de nuevo a llamar a la subrutina NOCICL hasta que SOBREC sea un cero; en cuyo caso el programa continúa pidiendo el menú de temporización y su posible modificación mediante llamada a la subrutina MODT.

Una vez hechas las modificaciones pertinentes se pone a la espera de la orden de disparo mediante "CTRL-D". Cuando ésta llega, llama a las subrutinas que programan los temporizadores en modo cíclico (DRAP, DCICL), pone el flag de disparo cíclico en SECC y genera la orden de disparo.

De nuevo entra en un bucle de espera de comandos, admitiendo "CTRL-A" que provoca la prohibición de la siguiente secuencia rápida y la vuelta a las tareas de inicialización. Cualquier otra tecla borra la pantalla si en ella hubiere algo o presenta lo anterior si se encontrase borrada.

El diagrama funcional de este programa se encuentra en la figura c.1.11.

6. AJUSTE DE BANDA

Presenta por pantalla los letreros de los bancos de condensadores con los porcentajes asociados a cada uno de ellos, pidiendo el nuevo ajuste de manera secuencial.

Una vez introducido un nuevo valor se comprueba que es correcto(comprendido entre 1 y 99) y se almacena en el lugar que le corresponde de la tabla de carga del menú en uso, y de las otras 4 almacenadas de forma permanente.

Si, en lugar de introducir un valor correcto, se pulsa el Line Feed (LF), se abandona este programa para volver a las tareas de inicialización.

Con el valor introducido del ajuste de banda se calculará (subrutina CONV3) el "tope inferior" para cada banco en función de la referencia, cada vez que se efectúen tareas de modificación (en realidad cada vez que abandonemos MODC, se hayan hecho modificaciones o no).

Existe, en el disparo en modo único, la posibilidad de saltarse todas las tareas de preparación pulsando el comando R, con lo que no se pasaría en ningún momento por MODC. En ese caso, se llama expresamente a CONV3.

El programa de ajuste de banda prepara los datos que necesita COLEC para que sea esa subrutina la que presente en pantalla los valores del ajuste de cada banco.

El organigrama es el de la figura c.1.12.

7. RECONOCIMIENTO DE INTERRUPCIONES

Existen tres fuentes de activación de la línea de interrupción (IRQ):

- Temporizador F.S. (disparo tokamak efectuado).
- PORT A de la PIA (control de carga).
- PORT B de la PIA (líneas de seguridad y alto).

7.1. DISPARO EFECTUADO

El temporizador F.S. (fast sequencer) genera una interrupción (es el único programado para hacerlo) cuando su cuenta llega a cero. Esto notifica al equipo que ya se ha producido el disparo de la secuencia rápida y, por tanto, se considera el disparo como realizado.

El programa que atiende a esta interrupción simplemente lanza por pantalla el mensaje de que se ha efectuado un disparo (M1) y borra la palabra SECL, que hasta ese momento se encontraba con $01 indicando que estaba corriendo la secuencia lenta. Esto se hace para que interrupciones del botón de alto (o del fallo de la línea de seguridad) intentando parar el disparo lo hagan sólo en el caso de que se esté en la secuencia lenta y aún no haya empezado la rápida.

Tras la activación de la línea IRQ el sistema lanza (de manera indirecta) la dirección contenida en $A000, donde hemos tenido la precaución de cargar el origen del programa de reconocimiento de interrupciones durante el proceso de inicialización.

En primer lugar se mira si la interrupción proviene del PTM (FS), atendiéndola, según se ha visto, en caso afirmativo y desactivando la línea de interrupción a continuación.

Si la interrupción no proviniera del PTM se pasa a mirar si ha sido producido por el PORT B de la PIA o por el PORT A.

Este orden de reconocimiento de interrupciones no es arbitrario. Ha de ser reconocida en primer lugar la del PORT B. La línea de interrupción del puerto A de la PIA (IRQA) se activa cuando el CAD ha completado una conversión y la del puerto B (IRQB) cuando se ha producido una transición alto-bajo por CB1 o CB2, es decir, cuando se ha pulsado el botón de alto o se ha producido un fallo en la tensión de protección.

Supongamos que ha sido activada IRQA y, antes de ser borrada (leyendo el registro de datos del PORT A de la PIA), llega una interrupción de fallo por el PORT B.

A pesar de que lo primero que se hace en el servicio de las interrupciones es leer los registros que desactivan la línea IRQ, es muy posible la anterior coincidencia pues existen zonas del programa donde, por estar inhibidas las interrupciones IRQ, permanece activa un tiempo suficiente para que otro dispositivo (por ejemplo el PORT B) active la misma línea simultáneamente.

Esto en general, no tiene mayor importancia pues un dispositivo mantiene su línea activa hasta que se borra expresamente; pero sucede que en la atención a la interrupción del CAD (PORT A) es necesario leer los registros de entrada/salida de datos A y B, pues se emplean ambos para la entrada de los 12 bits del CAD.

Sucedería entonces que, en caso de coincidencia de interrupciones, al atender la del CAD se borraría también la de las líneas de fallo, perdiéndose ésta última.

7.2. LINEAS DE SEGURIDAD Y BOTON DE ALTO

La interrupción provocada en el lado B de la PIA es debida a que se ha pulsado el botón de parada de emergencia, o a que la línea de seguridad del tokamak ha caido. Ambos casos se atienden igual.

La manera de atender esta interrupción viene reflejada en el organigrama de la figura c.1.13.
Mirando SECL y SECC sabremos si estamos en la secuencia lenta, en la cíclica o en ninguna de ellas.

En caso de que estemos en una de ellas se prohíbe la secuencia rápida, y si es la lenta, se reprograma el registro de control del FS para que no produzca interrupción (nos evitamos así que el operador vea el mensaje de disparo efectuado cuando, en realidad, no se ha lanzado la secuencia rápida). El efecto de la prohibición de la secuencia rápida (ver explicación del hardware) es dejar correr la lenta o la cíclica pero impidiendo que, cuando finalizan, arranque la rápida.

Obsérvese que no se puede anular el disparo reprogramando (inicializando) los temporizadores, pues éstos tienen la salida alta mientras están contando y una puesta a cero provocaría la caida de esta línea siendo precisamente esta transición (en el temporizador FS o en el CYCLE) la que dispara la secuencia rápida, lo que provocaría simplemente, su adelanto. Así, pues, se deja finalizar la secuencia, pero se impide la generación de la rápida.

Si tanto SECL como SECC se encuentran borradas aún no se ha hecho ningún tipo de disparo, por lo que mirando STATUS se ve si se está controlando la carga, para interrumpirla en caso afirmativo. A continuación se espera, tras poner en pantalla un mensaje de alarma, que se pulse CTRL-M. Este tiempo de espera lo empleará el operador en corregir la anomalía que haya provocado el fallo. Una vez pulsado CTRL-M se reanudará la operación donde se dejó. Se genera un disparo único, cíclico, o se reanuda la carga si fue eso lo que se interrumpió.

7.3. CONTROL DE CARGA DE LOS CONDENSADORES

Si es el lado A de la Pia el que provoca la interrupción es porque el convertidor ha tomado un dato y entonces se debe activar el control de carga de los condensadores. La activación del control de carga se basa en las subrutinas INIPIA y PRDATO.

INIPIA.-

Subrutina que prepara la PIA del siguiente modo:

PORT A

- Entradas por los 8 pines.

- CA2 salida en modo SET/RESET (según estado bit 3 de CRA)

IRQA

- CA1 activa con transición bajo/alto y generando interrupción por sólo si el acumulador B es 1.

PORT B

- Los 4 pines menos significativos como entradas, los más significativos como salidas.

- CB2 entrada activa con transición alto/bajo y activando siempre la línea IRQB.

- CB1 programada en el mismo modo de operación que CB2.

PRDATO.-

Esta subrutina da una orden al convertidor analógico-digital para que tome un dato.

Para ello envía un pulso por CA2 poniendo en el bit 3 de CRA un 0 y a continuación devolviéndolo a su estado original con un 1.

Igual que en INIPIA, si ACCB = 00, la llegada de una transición por CA1 no provoca interrupción. Si por el contrario, cuando se llama a esta subrutina ACCB = 01, se permite la activación de IRQA.

El organigrma del control de carga de los condensadores se muestra en las figuras c.1.14. y c.1.15. La necesidad de canales prioritarios se explica en el anexo D.

Durante la inicialización (primera llamada a la subrutina CCCC), el programa genera una tabla (tabla TRC) con las direcciones de los canales analógicos que miden la tensión de los bancos rápidos activos. Esta tabla se construye a partir de los datos almacenados en la tabla del menú de carga.

Igualmente se preparan dos punteros:

- NCRM con el número total de bancos rápidos activos

- NCRC con el número total de bancos rápidos en carga.

Naturalmente, durante la inicialización el valor de NCRM será igual al valor de NCRC puesto que al no haberse comenzado la carga el número de bancos activos es igual al número de bancos en carga.

La inicialización termina transmitiendo al sistema de adquisición de datos la dirección del primer canal analógico a medir, que será la de un banco rápido si NCRC es

distinto de cero, y preparando las interrupciones de conversor A/D (subrutina PRDATO).

Cada vez que el conversor realiza una medida, se produce una interrupción que genera una nueva llamada a CCCC. Esta subrutina recoge el valor presentado por la C.A.D. y comprueba si esta dentro de la banda establecida para ese banco de condensadores. Si la respuesta es afirmativa y el canal corresponde a un banco rápido en carga, se resta 1 al contenido de NCRC. Después se mira si el contenido de este puntero sigue siendo distinto de cero. Si es así se busca en la tabla TCR cual es la dirección del siguiente banco rápido y se prepara una nueva interrupción del C.A.D. (nueva llamada a PRDATO).

Cuando NCRC alcanza el valor 0 todos los bancos rápidos han alcanzado el valor de referencia y da comienzo la carga y vigilancia normal de todos los bancos. Si durante este proceso alguno de los bancos rápidos desciende por debajo del límite inferior de la banda, el programa incrementa el valor de NCRC, y al ser éste distinto de 0 se dedica de nuevo exclusivamente a vigilar la recarga del banco rápido. Obsérvese que durante la reposición del valor de referencia sólo se trabaja con un banco rápido a la vez por lo que la velocidad de muestreo sobre un canal es la máxima que puede suministrar el sistema y la sobretensión producida por el tiempo de respuesta del sistema digital es prácticamente nula.

La interrupción del control de carga significa que el programa deja de controlar los bancos. Los biestables controladores de la carga quedan en el estado que tuvieran tras el último control por lo que, si lo que queremos es interrumpir realmente la carga de los bancos, debemos, aparte de anular el control de carga, poner a cero dichos biestables (subrutina INTCAR).

El programa toma los datos y modifica la palabra de "estado de carga" de cada banco cuando corresponde. Si en ese momento en pantalla está el menú de carga, llama a la subrutina VISCV para presentar el nuevo valor de tensión del banco. De igual manera cuando se alcanza por primera vez la situación de todos los bancos cargados se envia un mensaje y se modifica STATUS (aquí, llamando a PNTCC, puntero del control de carga). Este mensaje sólo aparecerá en pantalla si no estamos en tareas de modificación de la temporización.

Se emplea una posición de memoria auxiliar (PINT) para no solicitar nueva petición de conversión si aún estamos atendiendo a la anterior, es decir, para evitar el anidamiento de interrupciones, que podría provocar el colapso del programa.

Para la activación o no del biestable de control de carga correspondiente al banco controlado se llama a la subrutina CARGAR que calcula la dirección del biestable correspondiente e introduce en él el valor del acumulador A (ACCA = 0 detiene la carga, ACCA = 1 inicia la carga).

8. PROGRAMACION DE TEMPORIZADORES

Dos programas realizan la atención a los temporizadores: PTM.MTL y F123.MTL.

En el programa F123.MTL se encuentra la subrutina OSCILA (EQU $ 2206) que programa los temporizadores seleccionados como osciladores. PTM.MTL tiene las subrutinas de programación del resto de los temporizadores.

El integrado M6840 de Motorola es un PTM (Programable Timer Module) que tiene 3 entradas de selección y sin embargo dispone de 16 registros por lo que el acceso a éstos está en función de otra señal, como es la línea R/W, que para una misma dirección accede a uno u otro registro dependiendo de cual sea de lectura y cual de escritura.

Además se emplea el bit 0 del registro de control 2 para llegar a los registros de control 1 y 3 (a CR1 se accede con el bit 0 de CR2 a 1 y a CR3 con dicho bit a cero).

Esta manera de direccionar los PTM ha obligado a establecer la distribución de los temporizadores por chips, que se indica en la tabla 2.1, para facilitar la programación secuencial de ellos.

A la hora de programar los temporizadores se llamará en primer lugar a la subrutina CTMPR (carga de temporizadores rápidos; también llamados DRAP en otros lugares del programa). Esta subrutina hace uso de LPT (localización de parámetros del temporizador) y LDT (localización de dirección del temporizador).

La subrutina lleva la cuenta del número de temporizador con el registro auxiliar PTMP (puntero de temporizadores) que va incrementándose hasta completar la cuenta de 32.

Para cada temporizador se llama a LPT y LDT, las cuales devolverán, en los registros auxiliares REG4 y REG5 los bytes más y menos significativos del tiempo asignado a cada temporizador, en REG3 la palabra de estado que habrá que cargar en el registro de control correspondiente ($BO si se encuentra activado y $30 si no lo está) y X la dirección base del chip en el que se encuentra el temporizador (tabla 2.1).

La manera de programarlos será la siguiente:

Dado un número de temporizador impar (PTMP contendrá el número par inmediato inferior), se localizarán sus parámetros y dirección base, cargándose directamente el estado en el registro de control 2 (CR2) del PTM y el tiempo en los registros correspondientes.

La palabra de estado a introducir en CR2 tiene el bit menos significativo a cero por lo que cuando direccionemos la posición 0 estaremos haciendo referencia a CR3.

A continuación se incrementa el contador de temporizadores y se obtienen los nuevos

parámetros. Por cada pareja de temporizadores impar y par, LDT devuelve en X la misma dirección base, es decir, la del chip donde se encuentran ambos.

Ahora se carga la palabra de estado en la dirección relativa 0 (CR3) y el tiempo en la 6 y 7. Una vez hecho esto, se incrementa en una unidad el contenido de CR2 con lo que se dispone el chip para, en la secuencia de programación de temporizaodres lentos, acceder directamente a CR1 en la dirección relativa 0.

La carga de los temporizadores lentos es realizada por la subrutina CTMPL (también llamada DISL) de la manera siguiente:

El registro PTMP se inicia con 32 pues en la tabla de los temporizadores, los lentos se encuentran situados inmediatamente detrás de los rápidos.

La posición auxiliar de memoria PTML lleva la cuenta de los 8 temporizadores lentos.

De nuevo se obtienen los parámetros mediante LPT y LDT y se almacenan en los registros apropiados.

Para el temporizador 8 de la secuencia lenta se modifica la palabra de estado añadiendo un 1 en el bit 6. Con esto se autoriza a este controlador para que active la línea IRQ cuando complete la cuenta. Será la indicación de disparo efectuado.

El temporizador CICLE se programa independientemente mediante la subrutina DCL (= DCICL), así como los osciladores (C1, C2, C3) mediante las subrutinas OSCILA y OSC.

OSCILA prepara los parámetros a introducir y OSC prepara el chip para acceder a CR1 y carga a continuación los valores dados por OSCILA.

Modo de operación de los temporizadores:

La palabra de estado para los temporizadores lentos y rápidos, es la siguiente:

bit	7	6	5	4	3	2	1	0
	X	0	1	1	0	0	0	X

bit 0:X Su valor depende en CR2 del registro a acceder a continuación y en CR3 no tiene especial significación para nosotros.

bit 1:0 Reloj externo

bit 2:0 Modo 16 bits

bit 3:0

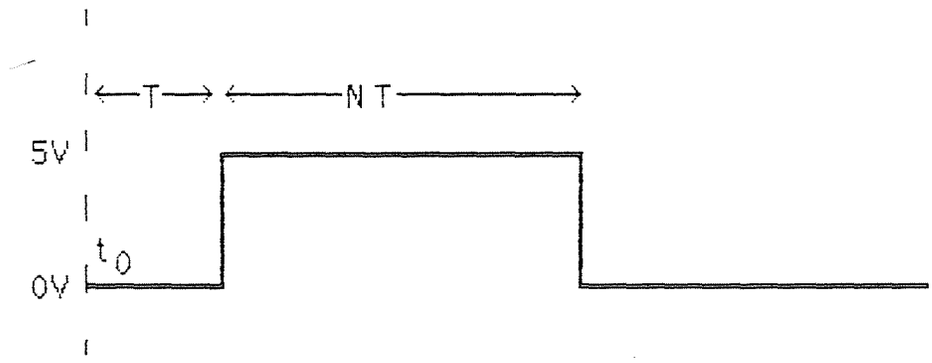
bit 4:1 } Modo de operación "sigle-shot" o pulso único,

bit 5:1 } disparo con el flanco negativo de la puerta.

bit 6:0 No provoca interrupción cuando la cuenta es cero. (En el octavo temporizador de la secuencia lenta este bit es 1).

bit 7:X 0 No permite la salida (para temporizadores inactivos).
1 Autoriza la salida (para temporizadores activos).

El modo "single-shot" de operación da una señal de salida tal como la de la figura siguiente:



siendo N el número introducido en el contador de tiempos.

Como el operador programará (con MODT) el tiempo que debe transcurrir desde que se genera la orden de cuenta (to) hasta que se produce el flanco de bajada habrá, que decrementar en 1 la cantidad asignada por el operador para introducirla en la tabla de los temporizadores.

En el caso de temporizadores rápidos la unidad que proporciona la base de tiempos es de 20 us que coincide con el período de la señal de reloj que ataca a estos temporizadores; pero no sucede lo mismo con los lentos o con el cíclico que son atacados por relojes de período 2 y 10 ms respectivamente siendo sus unidades básicas de 10 y 100 ms, por lo que hay que multiplicar (lo hace MODT) por un factor de 5 y 10 respectivamente. Para los temporizadores que actúan como osciladores (CYCLE, C1, C2, C3) la palabra de estado es:

bit	7	6	5	4	3	2	1	0
CYCLE,C2,C3	1	0	0	1	0	0	0	0
C1	1	0	0	1	0	0	1	0

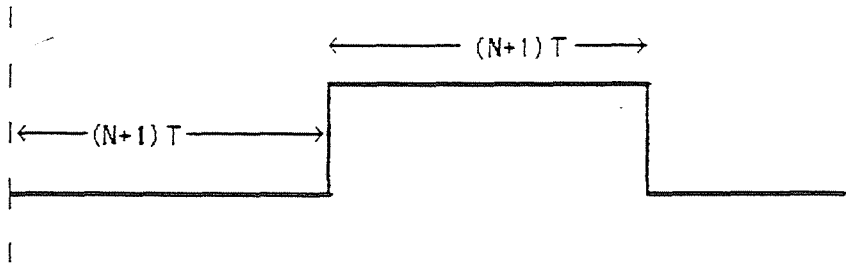
que difiere de la anteriormente explicada en:

bit 1:1 para C1, para que actúe con reloj interno (ϕ2). Así C1 genera la señal de reloj F2 (20 uS) que ataca a C2, C3 y los temporizadores rápidos; 0 para CYCLE, C2 y C3 para que actúen con reloj externo: C2 y C3 reciben la señal F2 produciendo F1 (2ms) y F3 (10 ms) respectivamente. CYCLE recibe F3 y los temporizadores lentos son atacados por F1.

bits 3:0
bits 4:1
bits 5:0

Modo continuo de operación (oscilador); disparado con el flanco negativo de la puerta.

En modo continuo la señai generada es la de la figura siguiente:



Por lo tanto, si queremos que la duración de la señal generada sea de To períodos de reloj, habrá que introducir un valor de

$$N = (To/2) - 1$$

En C1 el valor del tiempo introducido es de 8 unidades aunque en teoría debería ser de 9 ya que, siendo atacado por 02 (reloj interno del microprocesador de 1MHZ de frecuencia) para obtener una salida de 20 us necesitamos

$$N = (20/2) - 1 = 9$$

Sucede, sin embargo, que el período de ϕ2 es algo superior a 1 us. Experimentalmente se ha comprobado que con el valor 8 de período de la señal producida por C1 difiere de 20 us en menos del 10% lo que se ha estimado aceptable. Una mayor variación en este porcentaje no sería altamente perjudicial para el equipo, pues lo que interesa con mayor precisión es la diferencia relativa entre los tiempos en que actúan los temporizadores rápidos, y no tanto su valor absoluto.

Si en un futuro se estimase conveniente mejorar este dato se sugiere la programación de este temporizador con reloj externo siendo generado éste por un cristal de cuarzo de 1 MHz.

ANEXO A.

ESQUEMAS ELECTRICOS

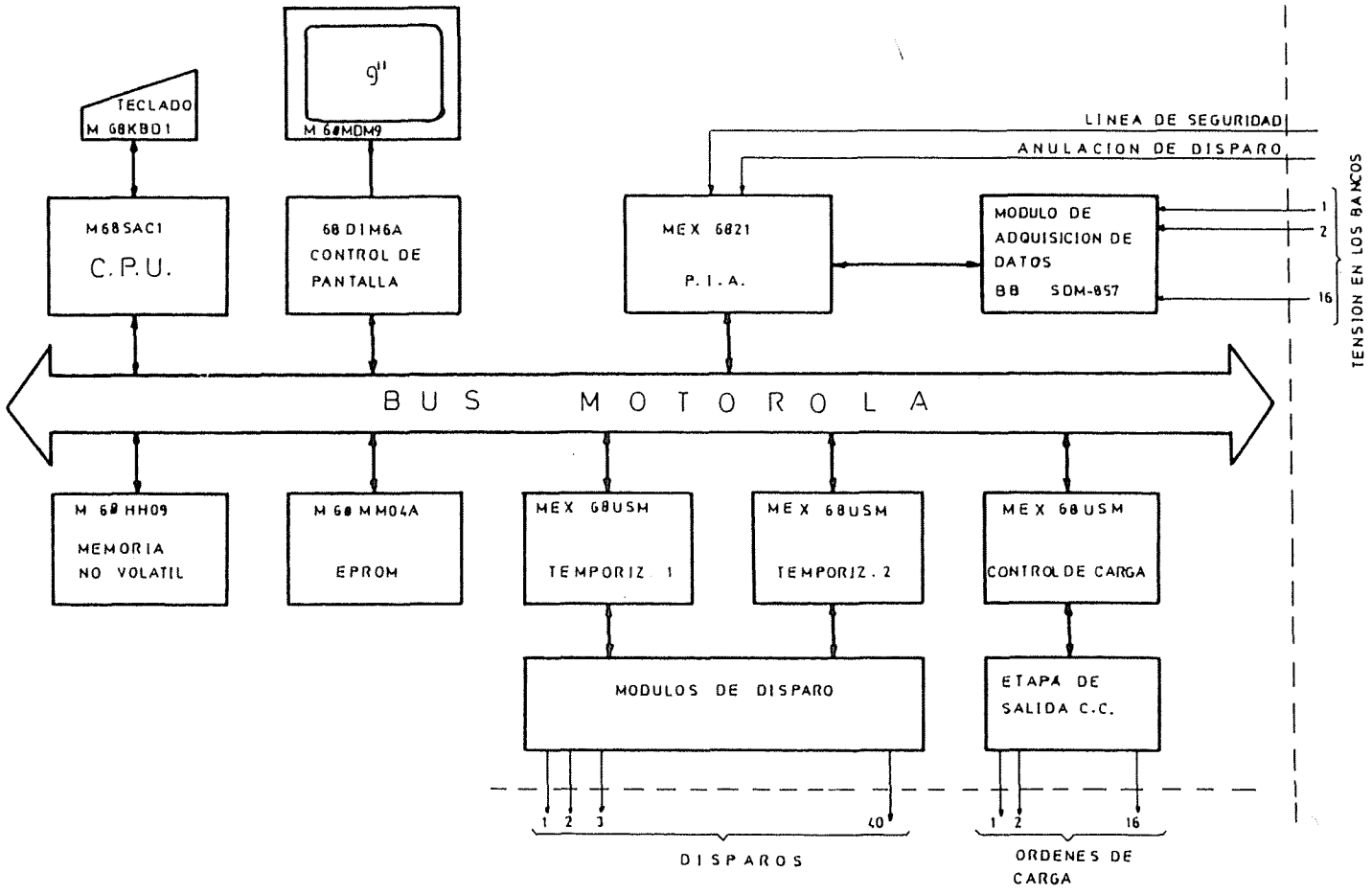


FIG. A.1. - DIAGRAMA DE BLOQUES

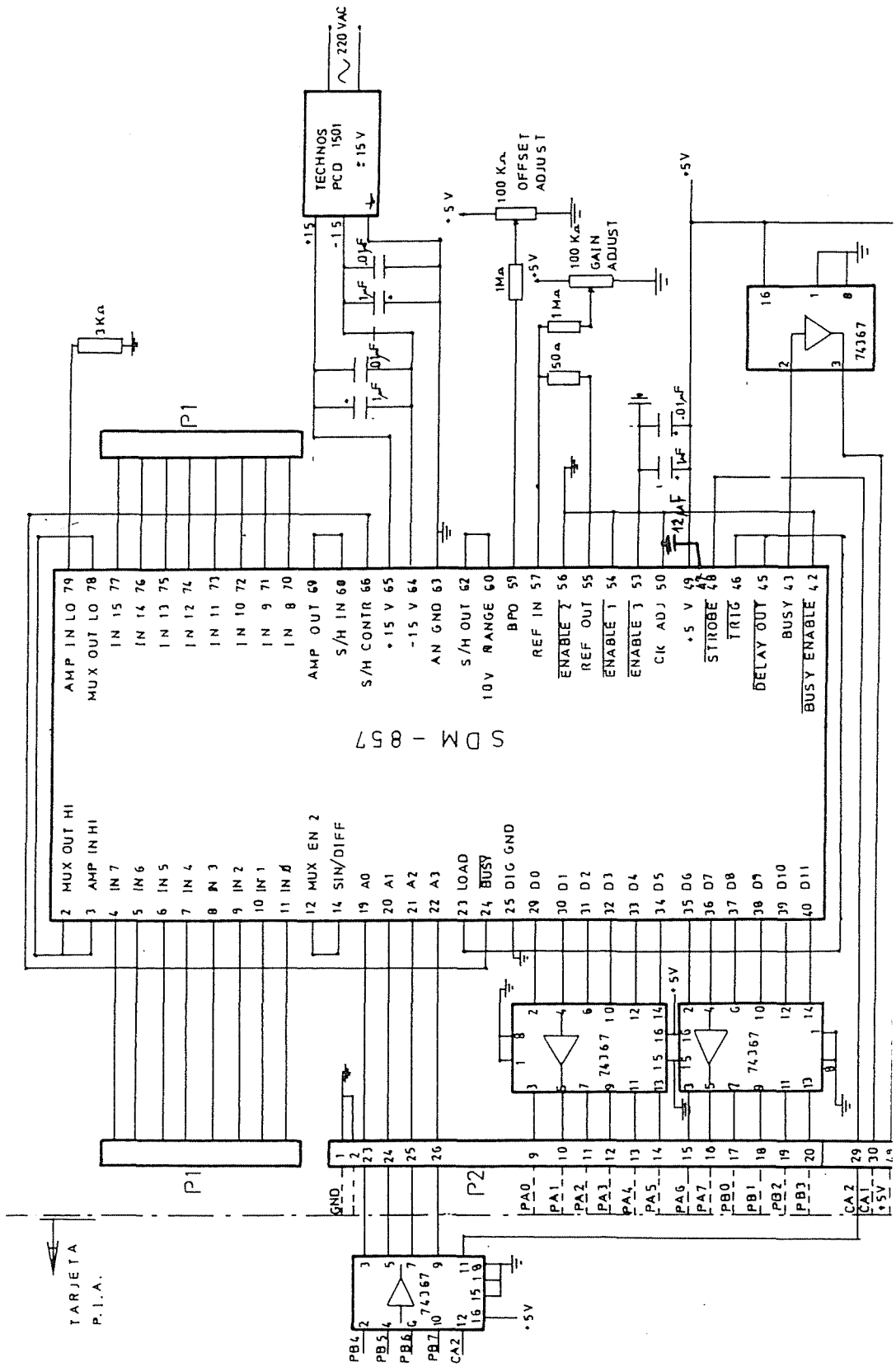


FIG. A.2. - MODULO DE ADQUISICION DE DATOS

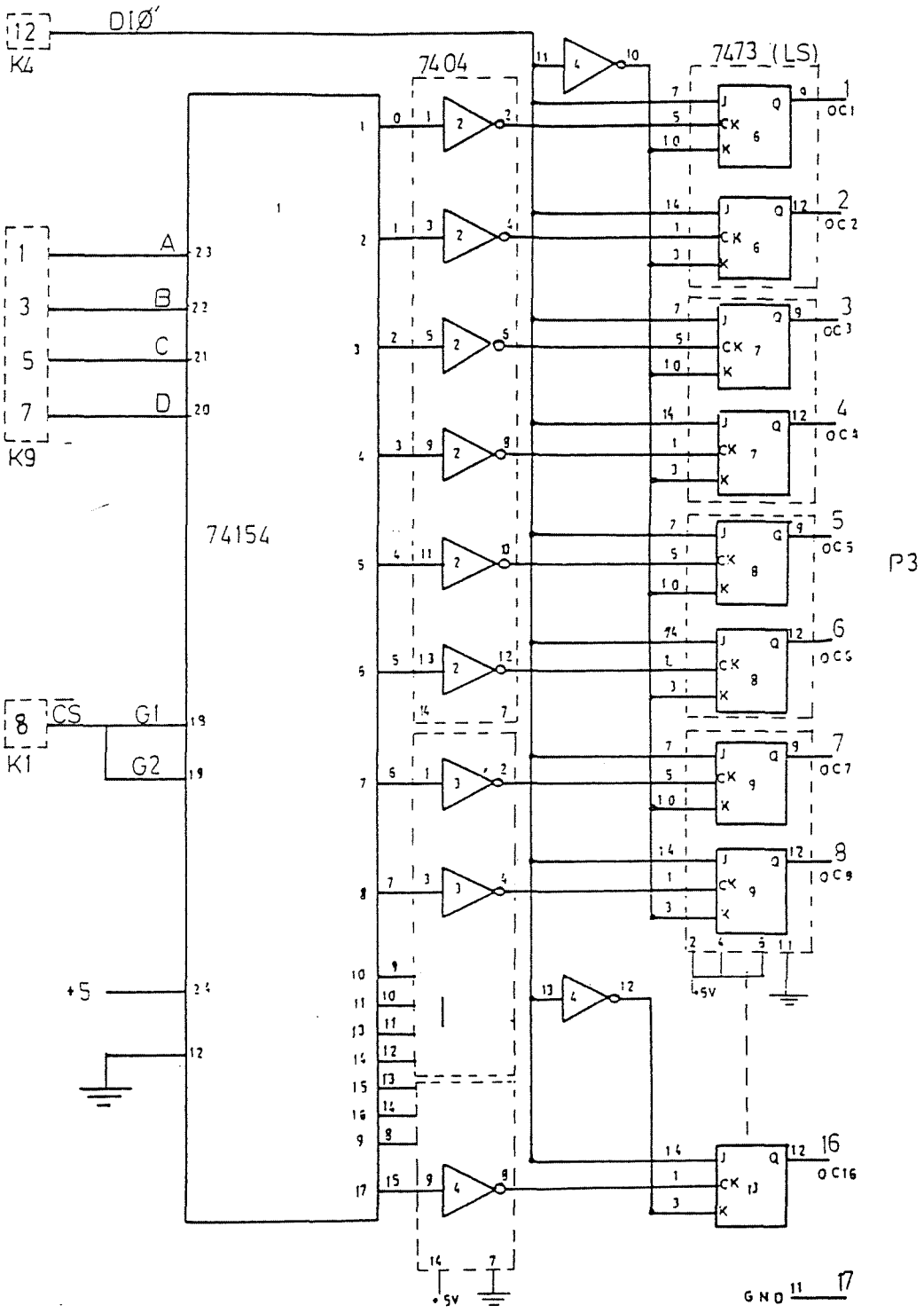


FIG. A.3. - CONTROL DE CARGA

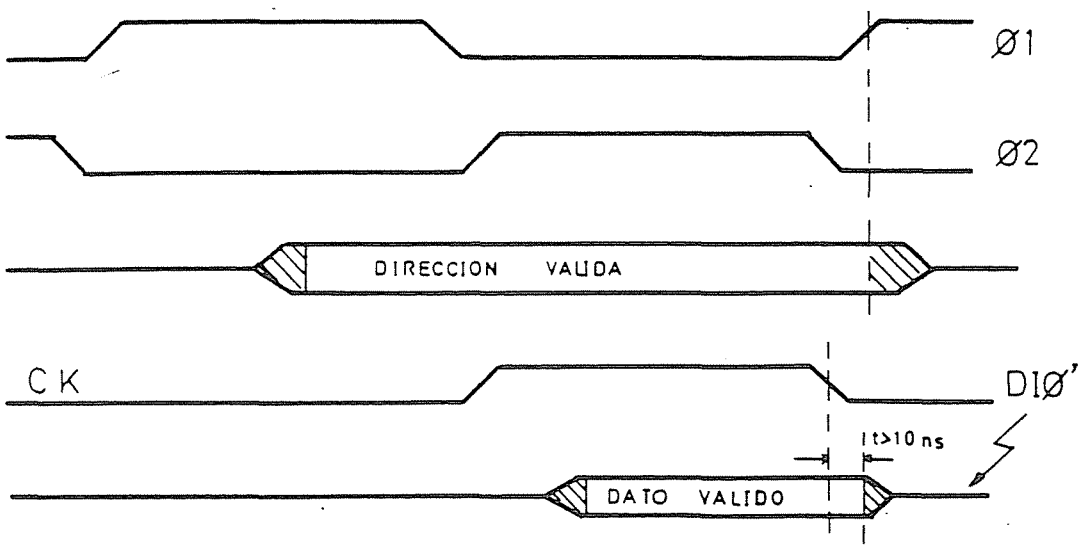


FIG. A.4.

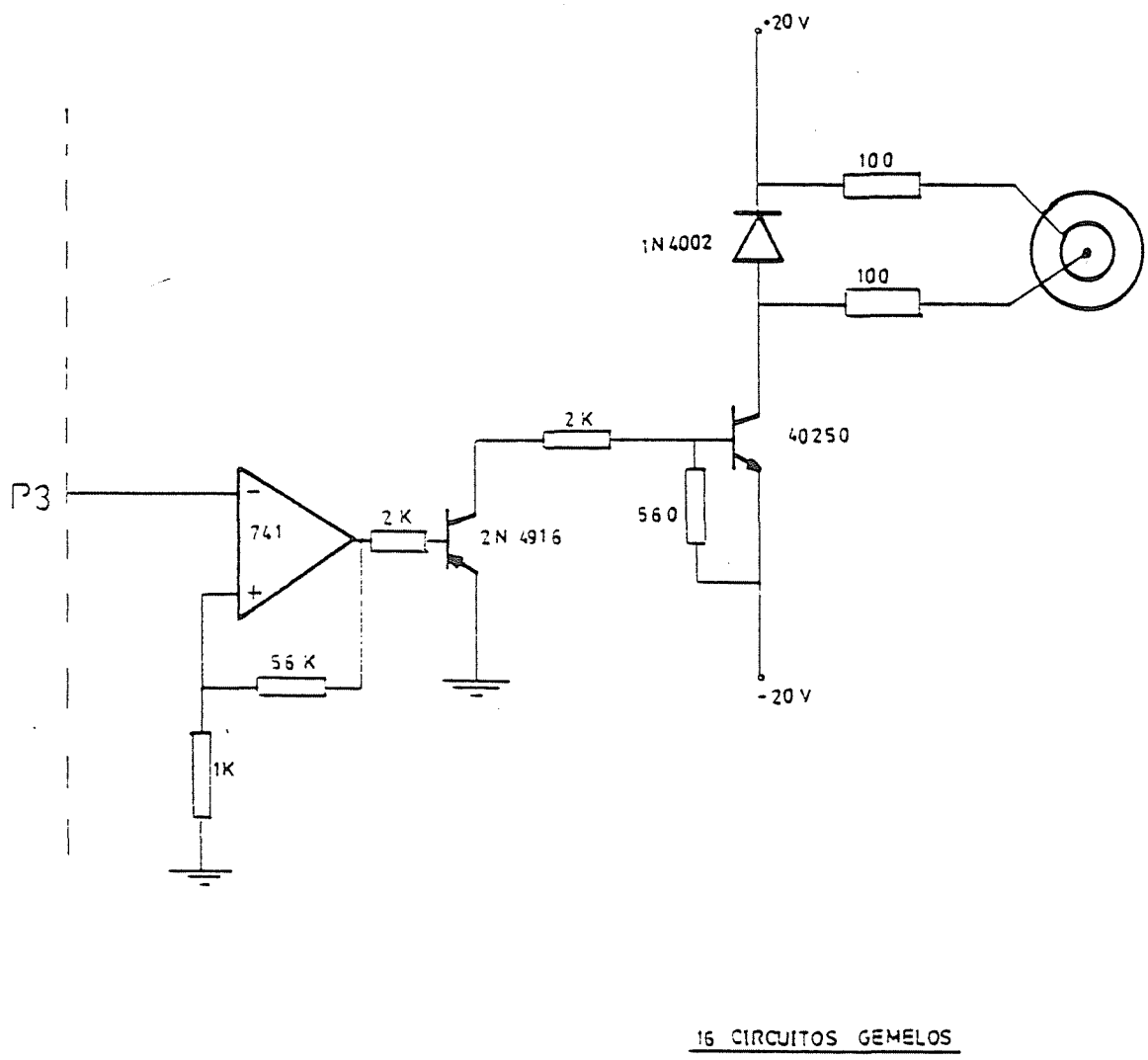


FIG. A.5. - ETAPA DE SALIDA DEL CONTROL DE CARGA

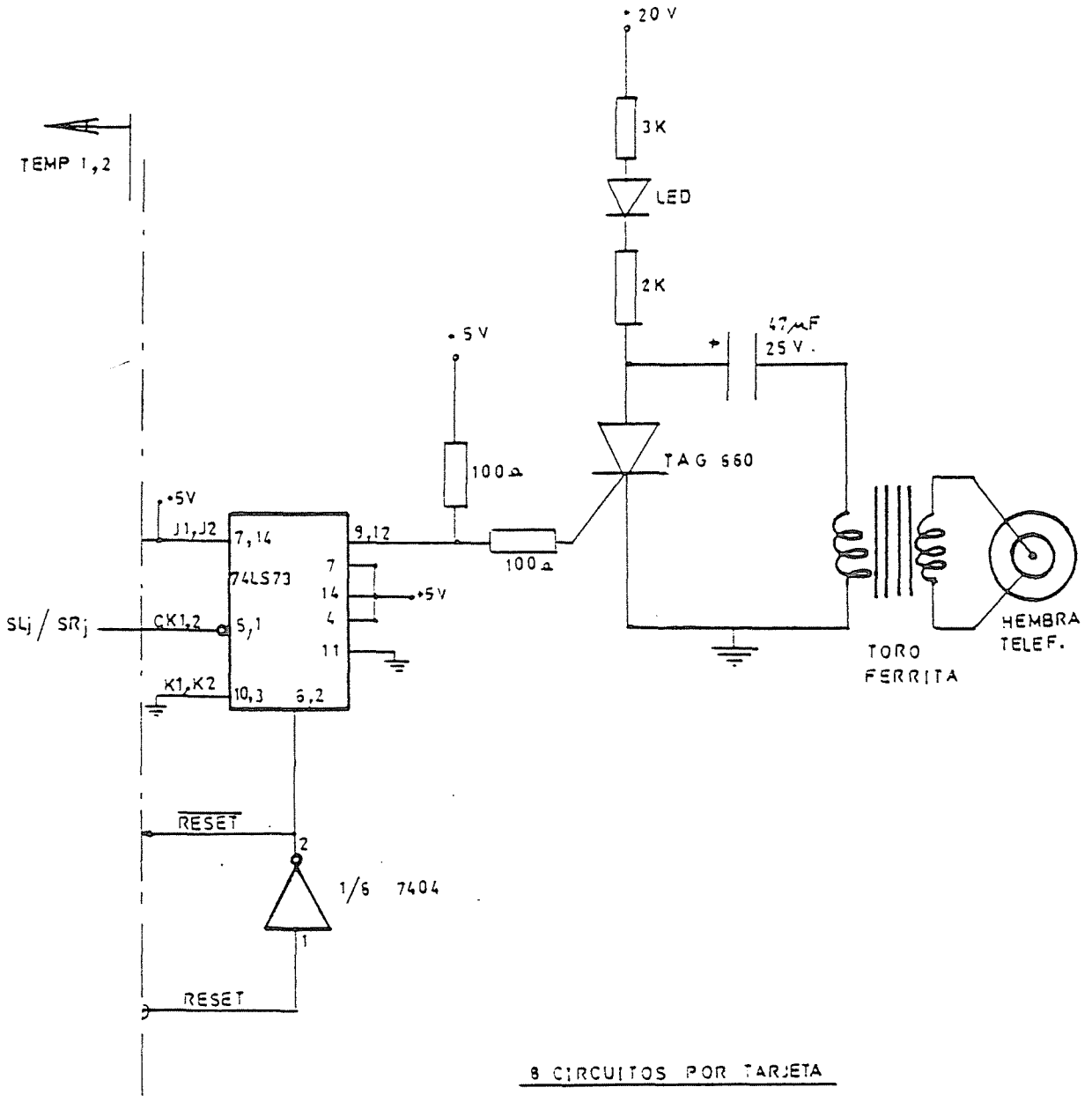


FIG. A.5. - MODULO DE DISPARO

ANEXO B.

LISTA DE CABLEADO

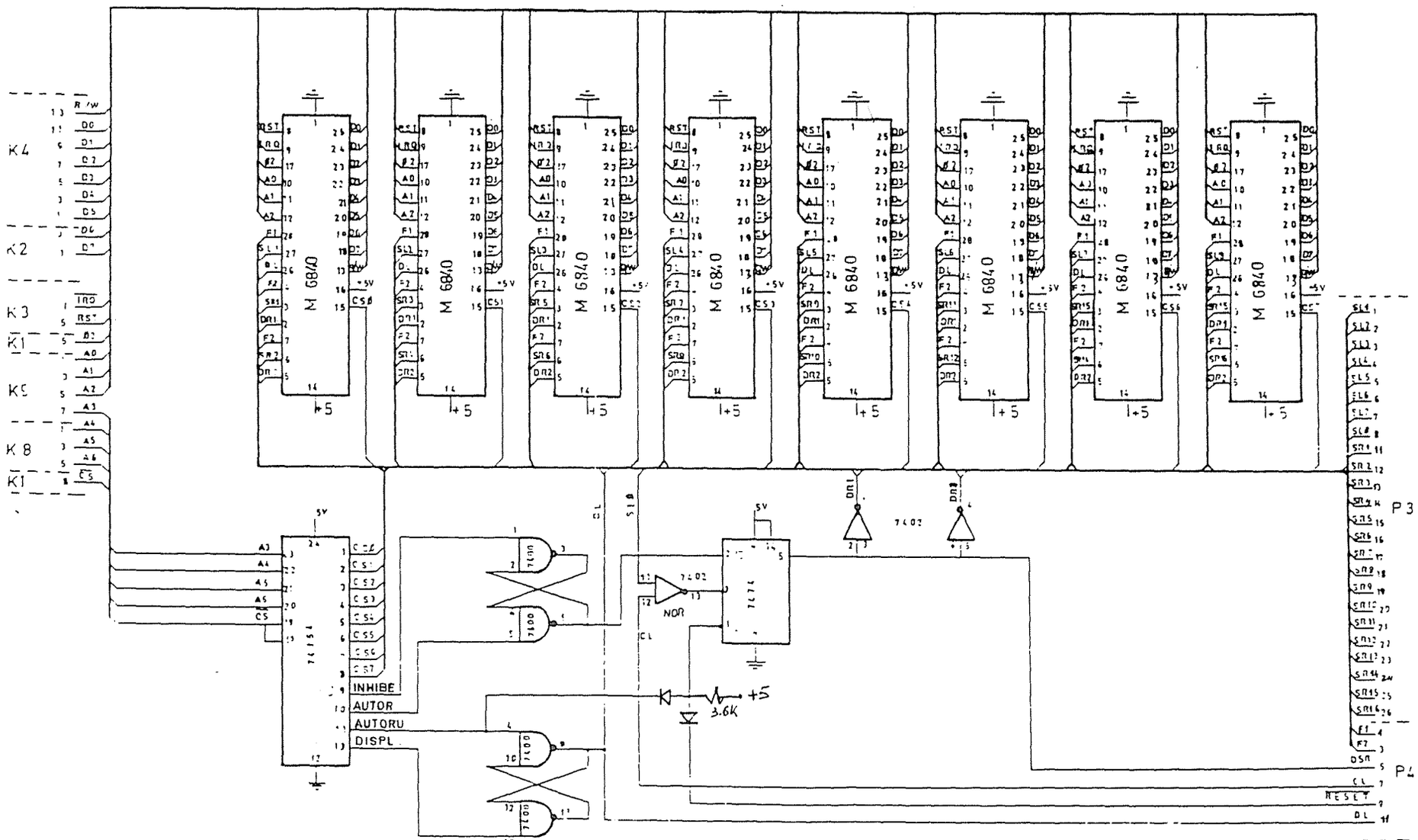


FIG. A.6. - TEMPORIZADORES 1

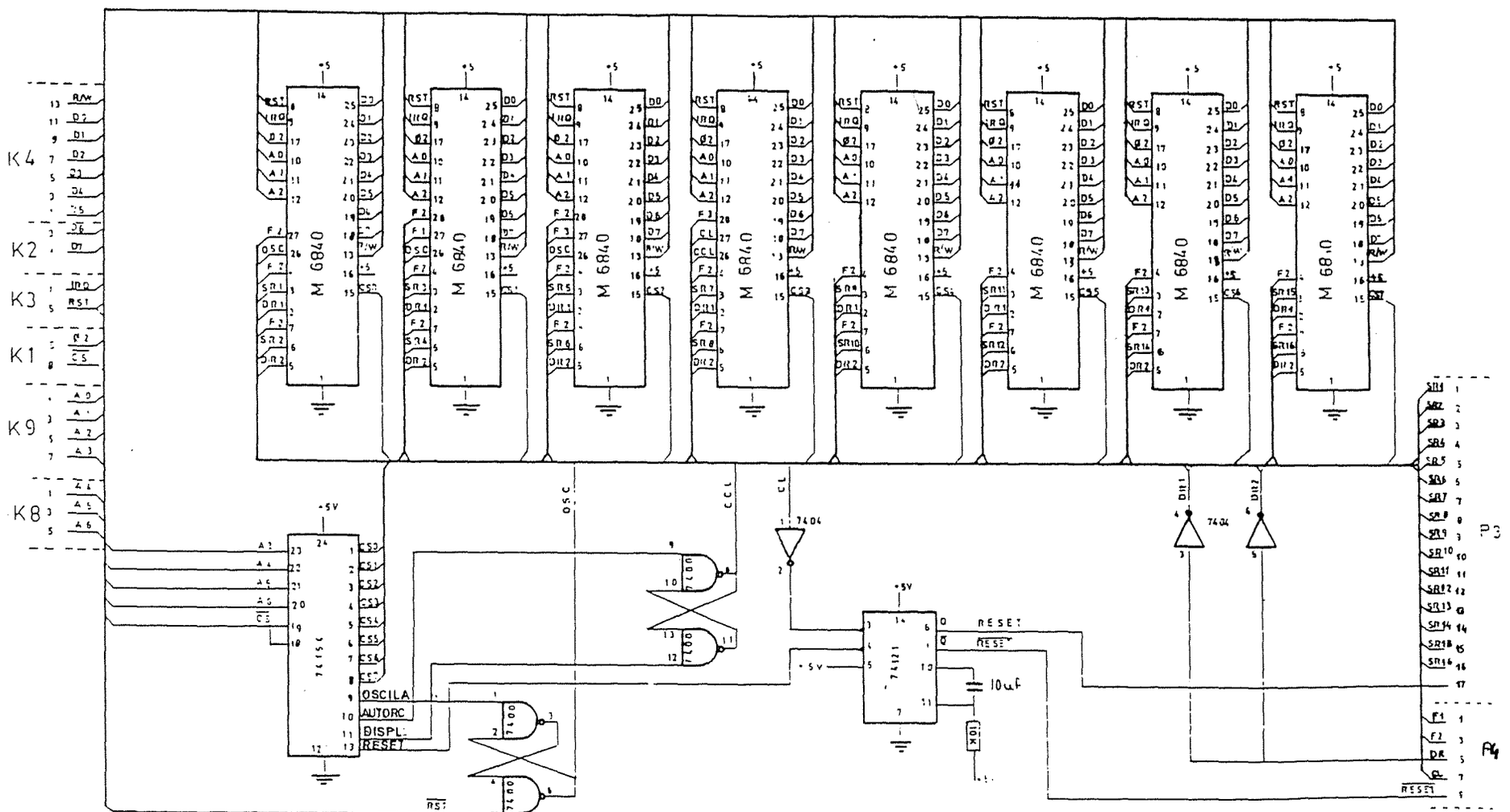


FIG. A.6. - TEMPORIZADORES 2

SISTEMA DE TOMA DE DATOS TJ1

LISTA DE CABLEADO DE LAS TARJETAS DE DISPARO Y TEMPORIZADORES

TARJETAS DE TEMPORIZADORES: nº 61, 62 en el chasis del microprocesador
TARJETAS DE DISPARO : nº 1,2,3,4,5 en el chasis de disparos del TJ1.
Las tarjetas estan conectadas mediante un cable plano,enlazando el conector CN 5 situado en el panel trasero del chasis de indicacion de disparos del TJ1,con el conector P3 de la TARJETA DE TEMPORIZADORES 62.

SEÑAL	PIN	TARJ. D	TARJ. T	CONECT.	PIN	SEÑAL	TEMPOR.	LED
RJ0	2	1	61	P3	11	TF	SR1	0
RJ1	9	1	61	P3	12	LF	SR2	1
RJ2	11	1	61	P3	13	OHCH	SR3	2
RJ3	7	1	61	P3	14	CROW	SR4	3
RJ4	41	1	61	P3	15	CMBT	SR5	4
RJ5	39	1	61	P3	16	CM1G	SR6	5
RJ6	37	1	61	P3	17	BO	SR7	6
RJ7	43	1	61	P3	18	VF1	SR8	7
RJ0	1	2	61	P3	19	VF2	SR9	8
RJ1	4	2	61	P3	20	DS	SR10	9
RJ2	6	2	61	P3	21	REC	SR11	10
RJ3	3	2	61	P3	22	S1	SR12	11
RJ4	47	2	61	P3	23	S2	SR13	12
RJ5	45	2	61	P3	24	GP	SR14	13
RJ6	50	2	61	P3	25	-	SR15	14
RJ7	49	2	61	P3	26	-	SR16	15

SISTEMA DE TOMA DE DATOS TJ1

LISTADO DE CABLEADO DE LAS TARJETAS DE DISPARO YTEMPORIZADORES

SEÑAL	PIN	TARJ.D	TARJ.T	CONECT.	PIN	SEÑAL	TEMPR.	LED
RJ0	8	3	62	P3	1	-	SR1	16
RJ1	10	3	62	P3	2	-	SR2	17
RJ2	13	3	62	P3	3	-	SR3	18
RJ3	12	3	62	P3	4	-	SR4	19
RJ4	42	3	62	P3	5	-	SR5	20
RJ5	40	3	62	P3	6	-	SR6	21
RJ6	48	3	62	P3	7	-	SR7	22
RJ7	46	3	62	P3	8	-	SR8	23
RJ0	14	4	62	P3	9	-	SR9	24
RJ1	15	4	62	P3	10	-	SR10	25
RJ2	17	4	62	P3	11	-	SR11	26
RJ3	16	4	62	P3	12	-	SR12	27
RJ4	36	4	62	P3	13	-	SR13	28
RJ5	33	4	62	P3	14	-	SR14	29
RJ6	35	4	62	P3	15	-	SR15	30
RJ7	38	4	62	P3	16	-	SR16	31

SISTEMA DE TOMA DE DATOS TJ1

LISTA DE CABLEADO DE LAS TARJETAS DE DISPARO Y TEMPORIZADORES

SEÑAL	PIN	TARJ.D	TARJ.T	CONECT.	PIN	SEÑAL	TEMPOR.	LED
RJ0	18	5	61	P3	1	A	SL1	32
RJ1	20	5	61	P3	2	B	SL2	33
RJ2	24	5	61	P3	3	C	SL3	34
RJ3	22	5	61	P3	4	D	SL4	35
RJ4	30	5	61	P3	5	E	SL5	36
RJ5	28	5	61	P3	6	F	SL6	37
RJ6	32	5	61	P3	7	G	SL7	38
RJ7	34	5	61	P3	8	FS	SL8	39
RESET	5	1,2,3,4,5	61,62	P3,P4	17,9	RESET		

TJ1

RELACION DE TEMPORIZADORES Y BANCOS DE CONDENSADORES

TEMPORIZADORES RAPIDOS

1	-	TF	-	TARJETA 61	-	SR1
2	-	LF	-	"	-	" 2
3	-	OHCH	-	"	-	" 3
4	-	CROW	-	"	-	" 4
5	-	CMBT	-	"	-	" 5
6	-	CMIG	-	"	-	" 6
7	-	BO	-	"	-	" 7
8	-	VF1	-	"	-	" 8
9	-	VF2	-	"	-	" 9
10	-	DS	-	"	-	" 10
11	-	REC	-	"	-	" 11
12	-	S1	-	"	-	" 12
13	-	S2	-	"	-	" 13
14	-	GP	-	"	-	" 14
15	-		-	"	-	" 15
16	-		-	"	-	" 16
17	-		-	TARJETA 62	-	" 1
18	-		-	"	-	" 2
19	-		-	"	-	" 3
20	-		-	"	-	" 4
21	-		-	"	-	" 5
22	-		-	"	-	" 6
23	-		-	"	-	" 7
24	-		-	"	-	" 8
25	-		-	"	-	" 9
26	-		-	"	-	" 10
27	-		-	"	-	" 11
28	-		-	"	-	" 12
29	-		-	"	-	" 13
30	-		-	"	-	" 14
31	-		-	"	-	" 15
32	-		-	"	-	" 16

TJ1

RELACION DE TEMPORIZADORES Y BANCOS DE CONDENSADORES

TEMPORIZADORES LENTOS

33	-	A	-	TARJETA 61	-	SL 1
34		B	-	"	-	" 2
35	-	C	-	"	-	" 3
36	-	D	-	"	-	" 4
37	-	E	-	"	-	" 5
38	-	F	-	"	-	" 6
39	-	G	-	"	-	" 7
40	-	FS (sin salida)		"	-	" 8
41	-	CYCLE	-	TARJETA 62	-	CL

BANCOS DE CONDENSADORES TJ1

1	-	TF1
2	-	TF2
3	-	OH1
4	-	OH2
5	-	OH3
6	-	CMN
7	-	DS
8	-	VF1
9	-	VF2
10	-	VF3
11		VLP
12		
13		
14		
15		
16		

ANEXO C.

DIAGRAMA BLOQUE DE LOS PROGRAMAS

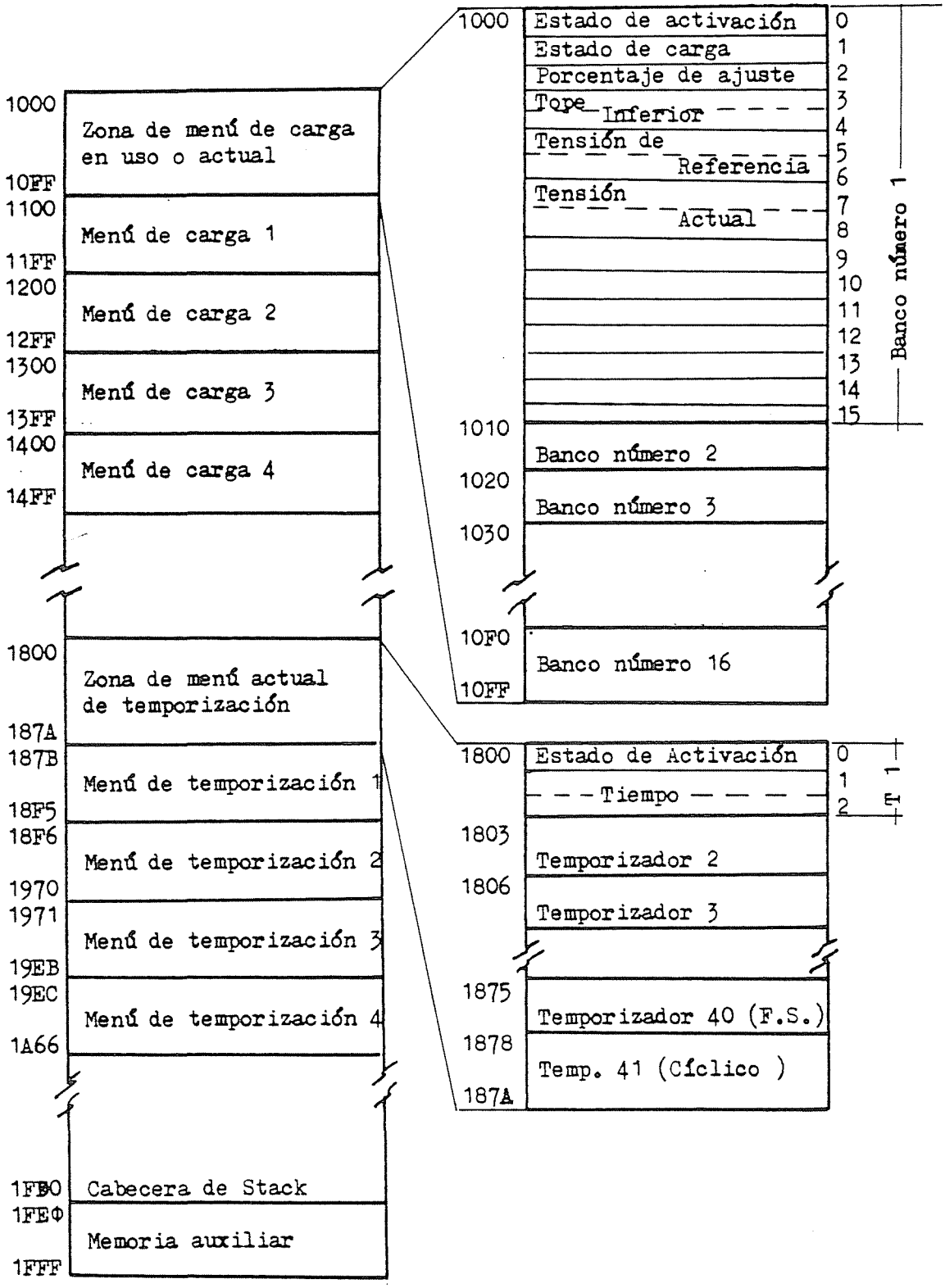


FIG. C.1.1. - Distribución de la memoria con pilas y estructura de las cartas de carga y temporización

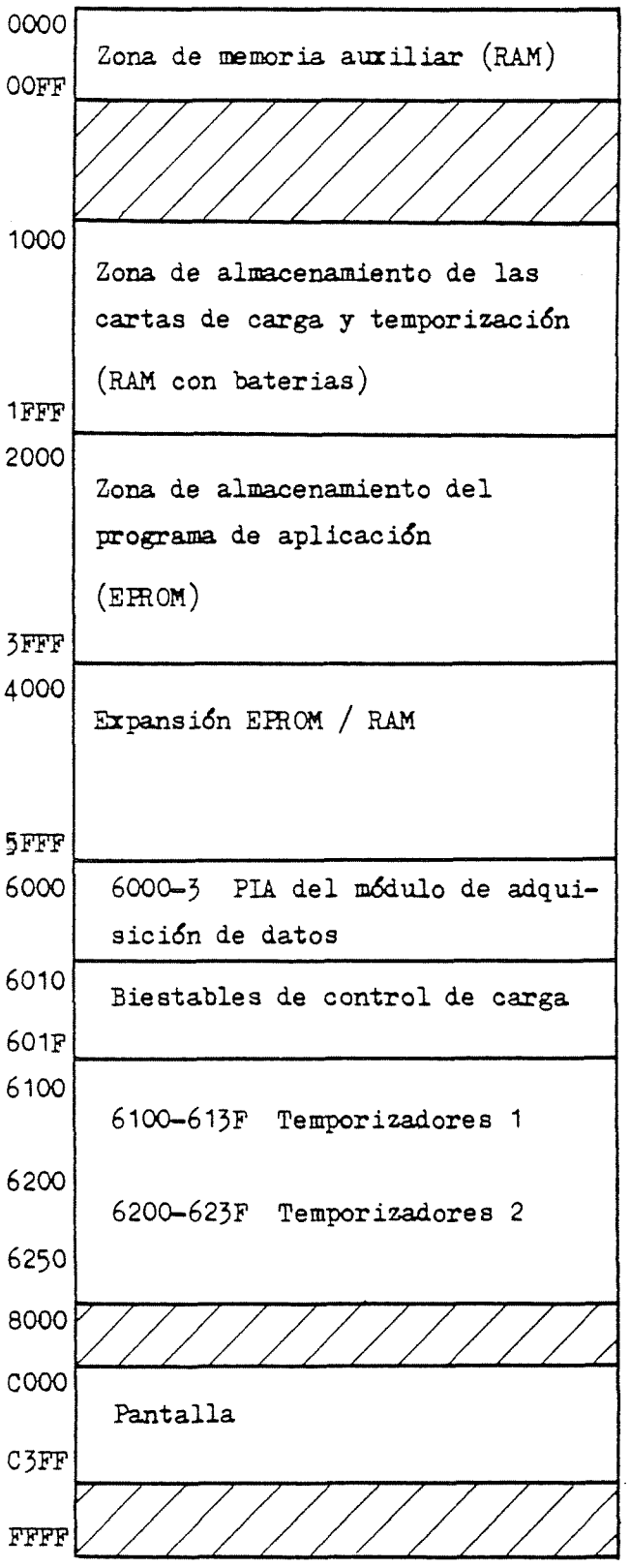


FIG. C.1.2. - Mapa de memoria del programa y de los periféricos

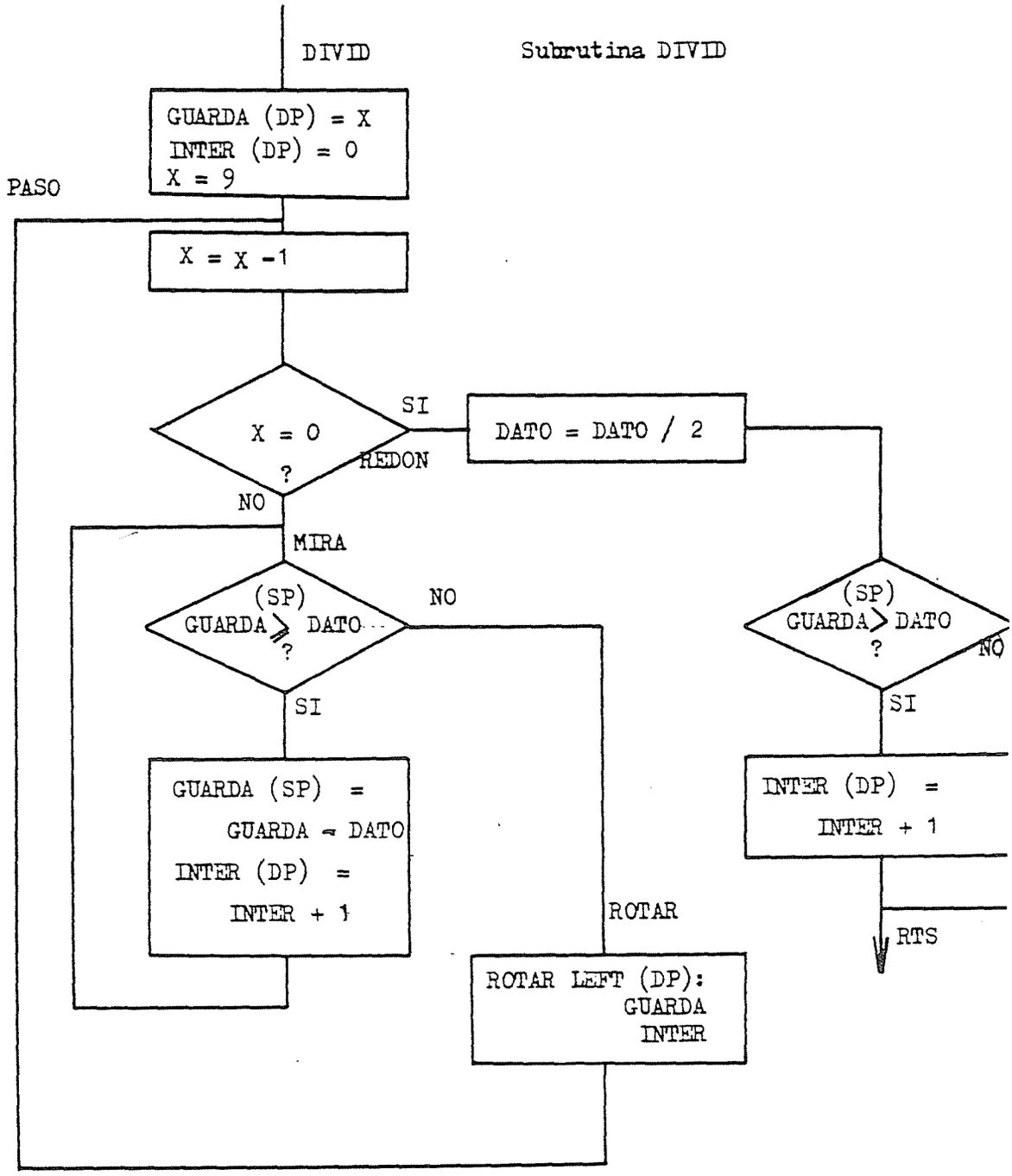


FIG. C.1.3. - Subrutina DIVID

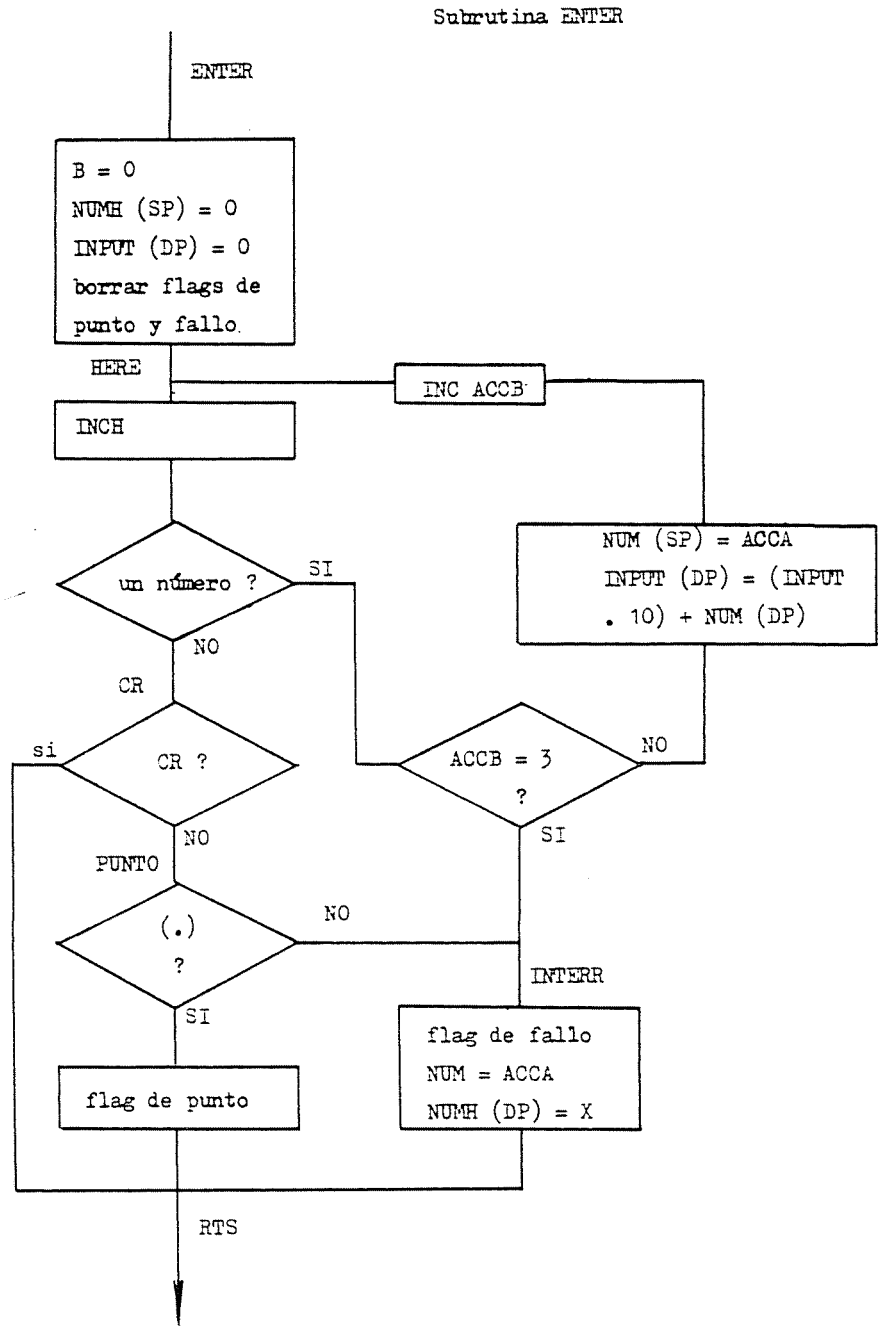


FIG. C.1.4. - Subrutina de toma de números por teclado (ENTER)

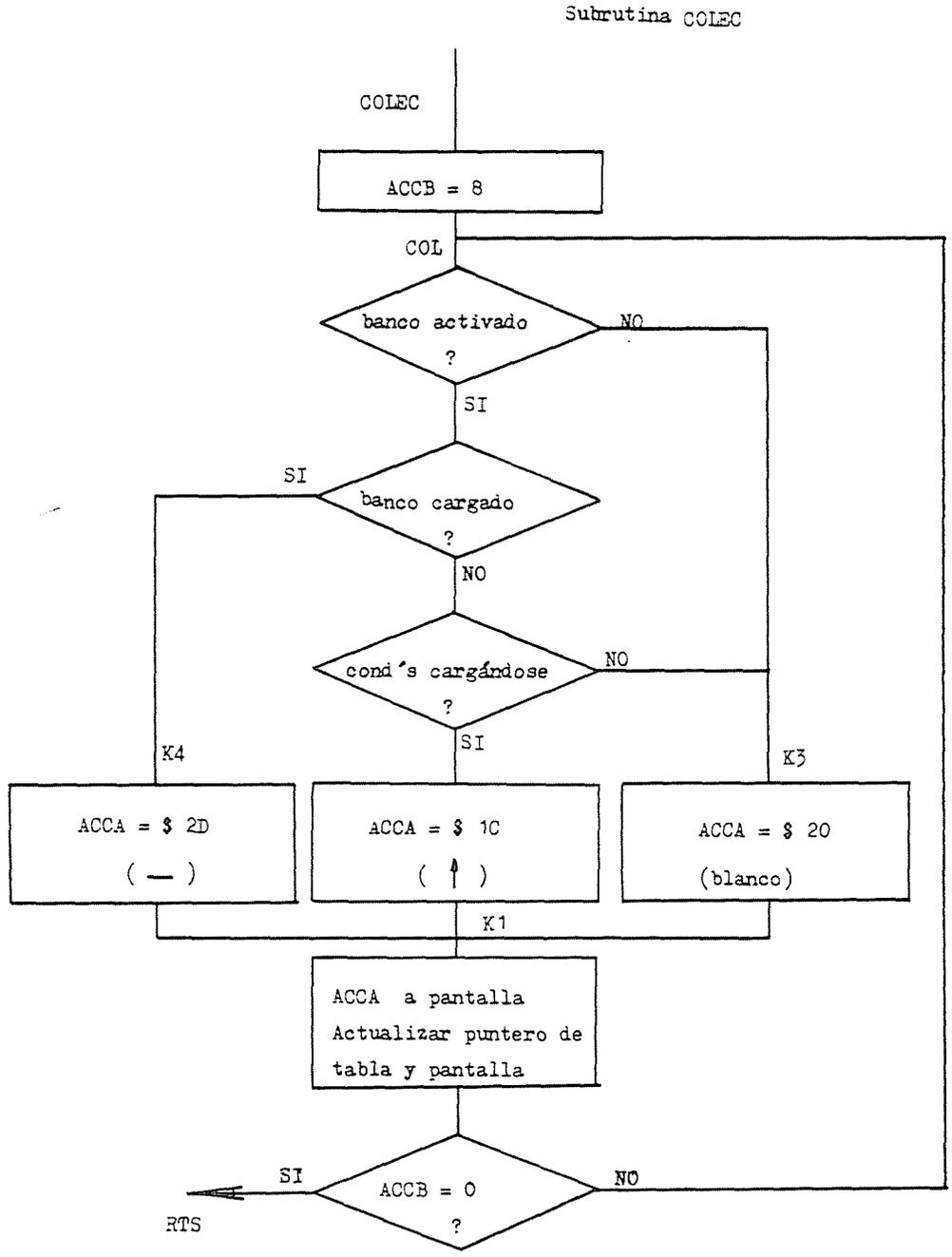


FIG. C.1.5. - Subrutina de representación de columnas de "estado de carga" de los bancos (COLEC)

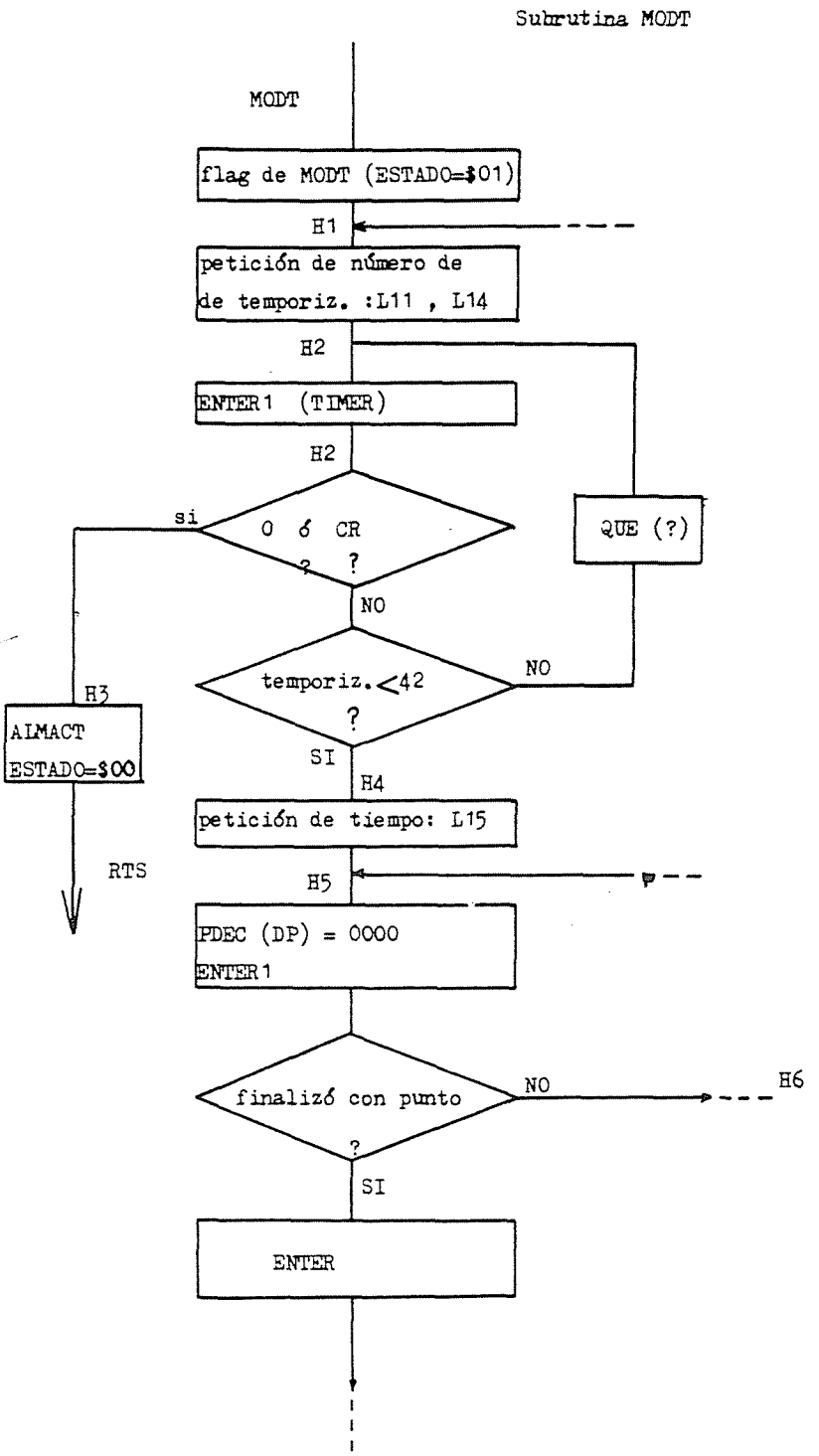


FIG. C.1.6. - Subrutina de toma de tiempos para el menú de temporización (MODT)

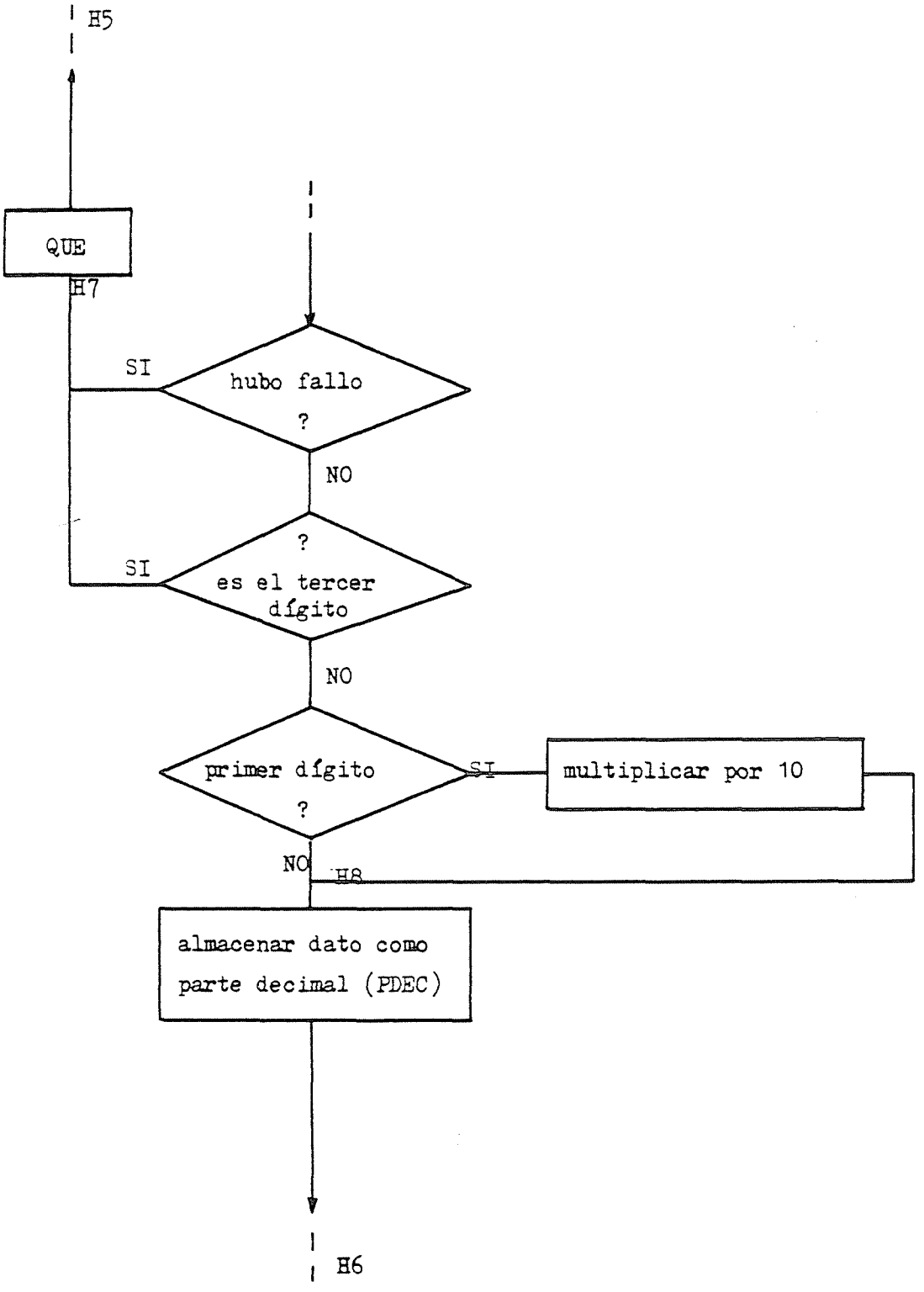


FIG. C.1.6. - Continuación

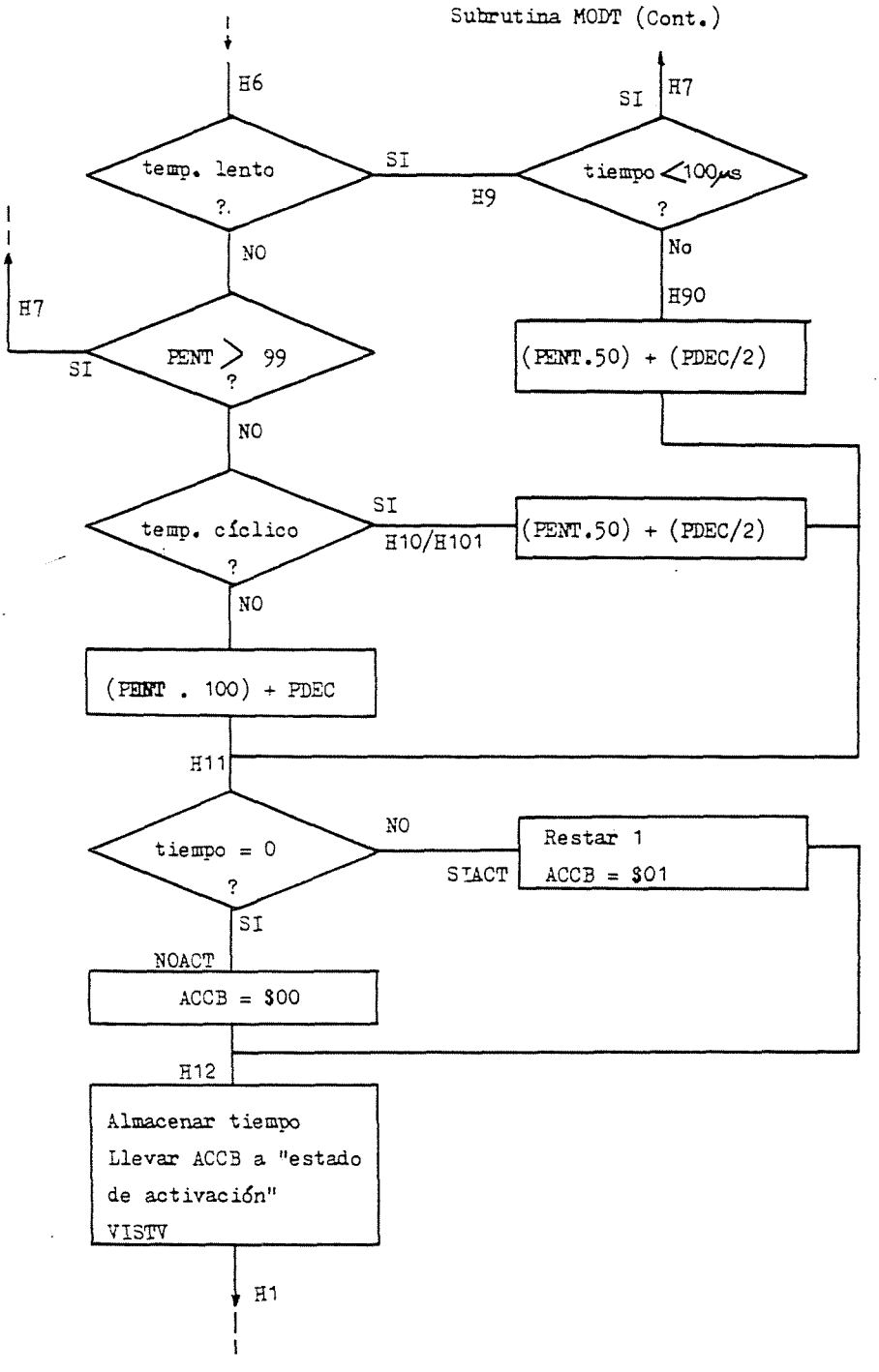


FIG. C. 1.6. - Continuación

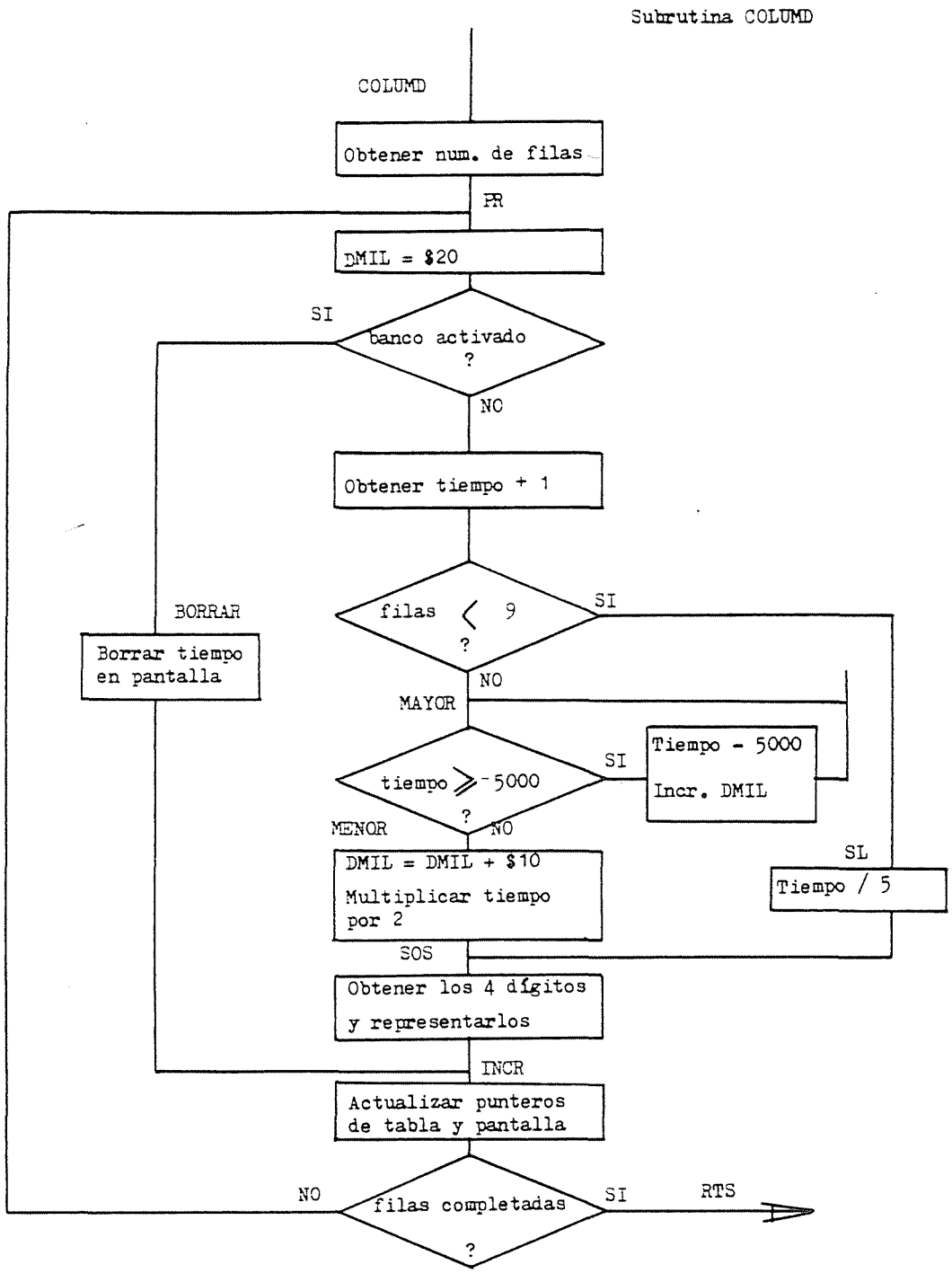


FIG. C.1.7. - Subrutinas de prsentación en pantalla de las columnas de tiempos (COLUMD)

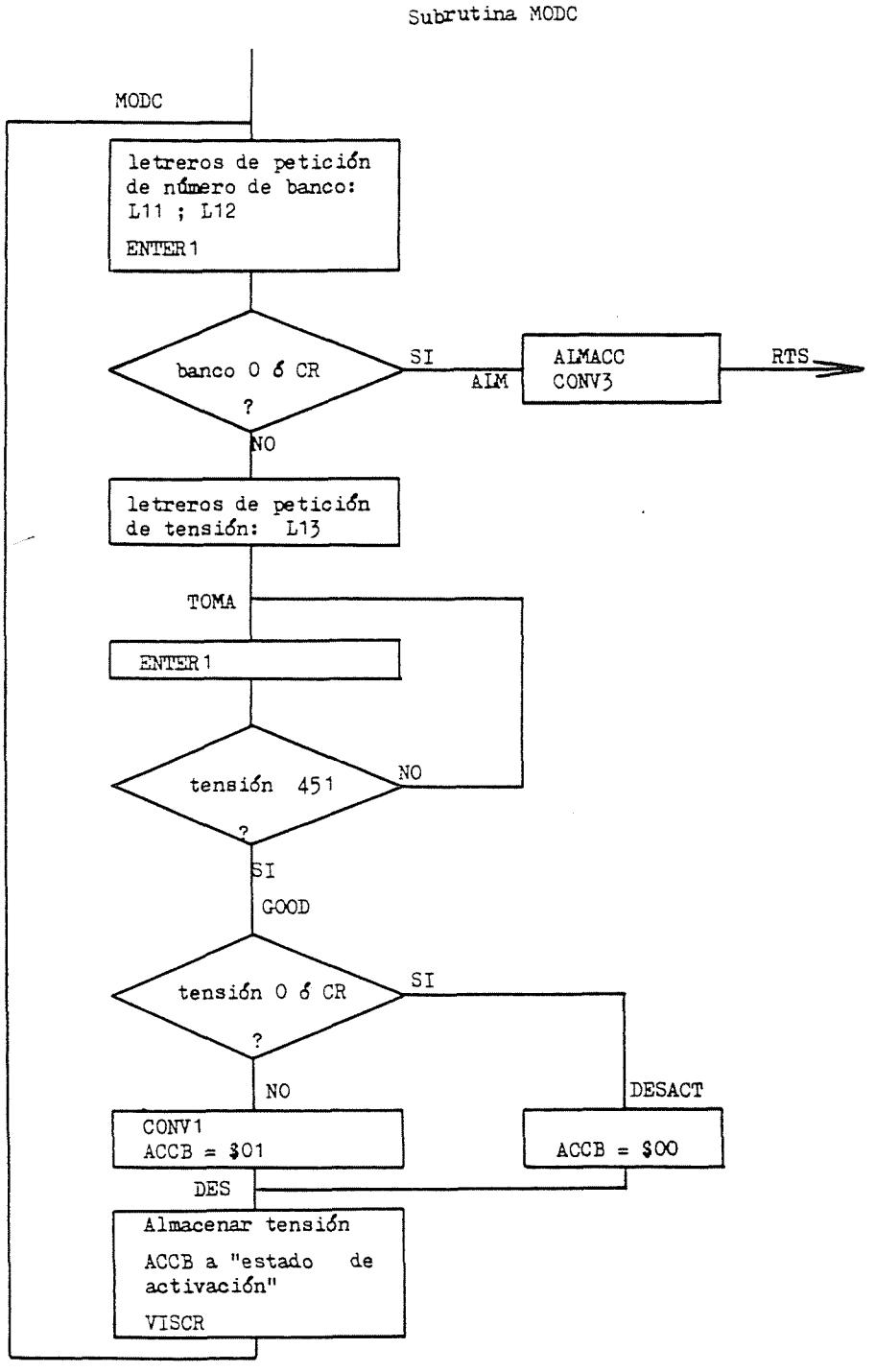


FIG. C.1.8. - Subrutina de petición de valores de tensión de referencia para los condensadores del menú de carga (MODC)

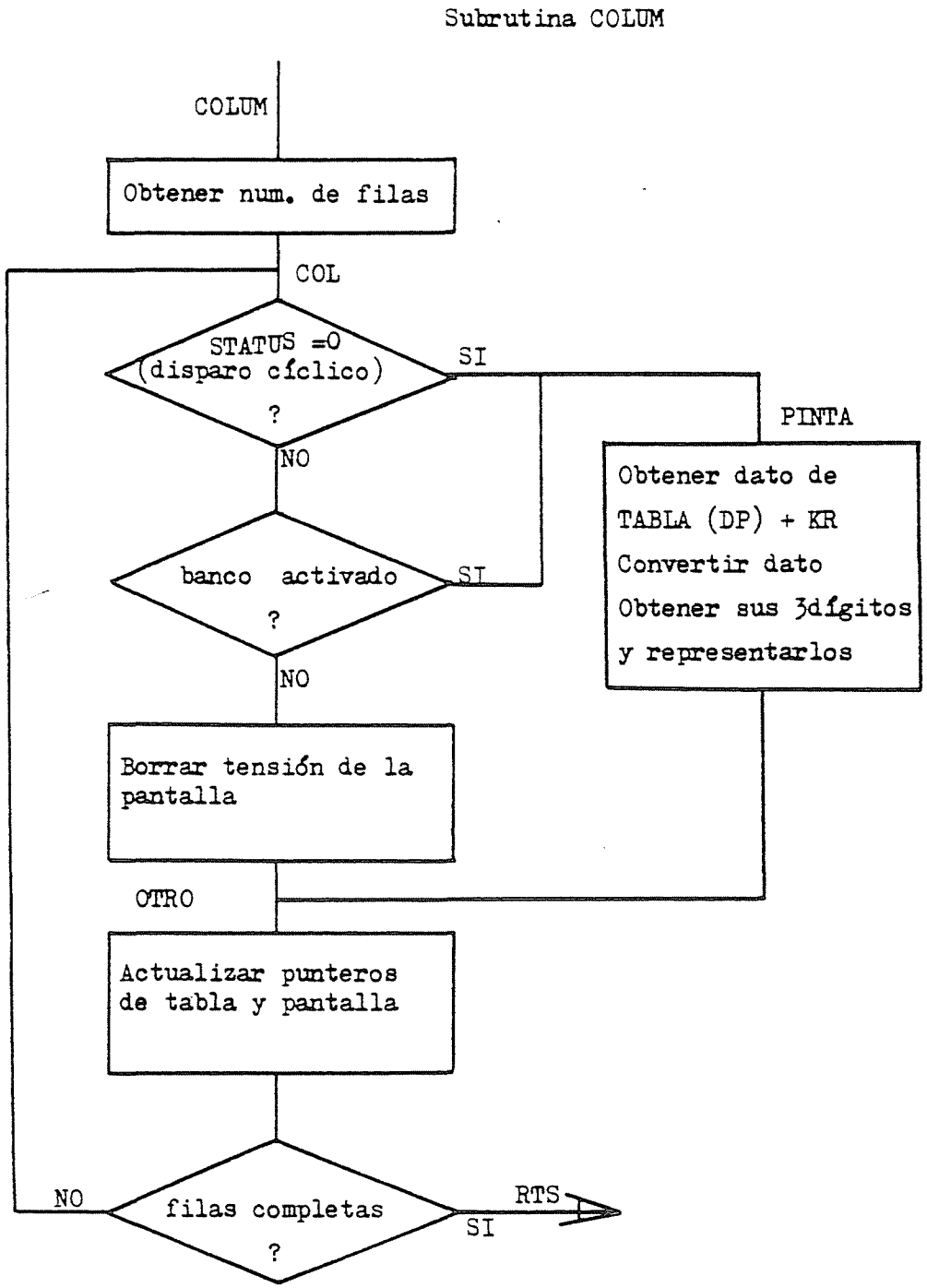


FIG. C.1.9. - Subrutina de presentación en pantalla de las columnas de "valores de tensión de referencia" y "tensión actual" de la carta de carga (COLUM)

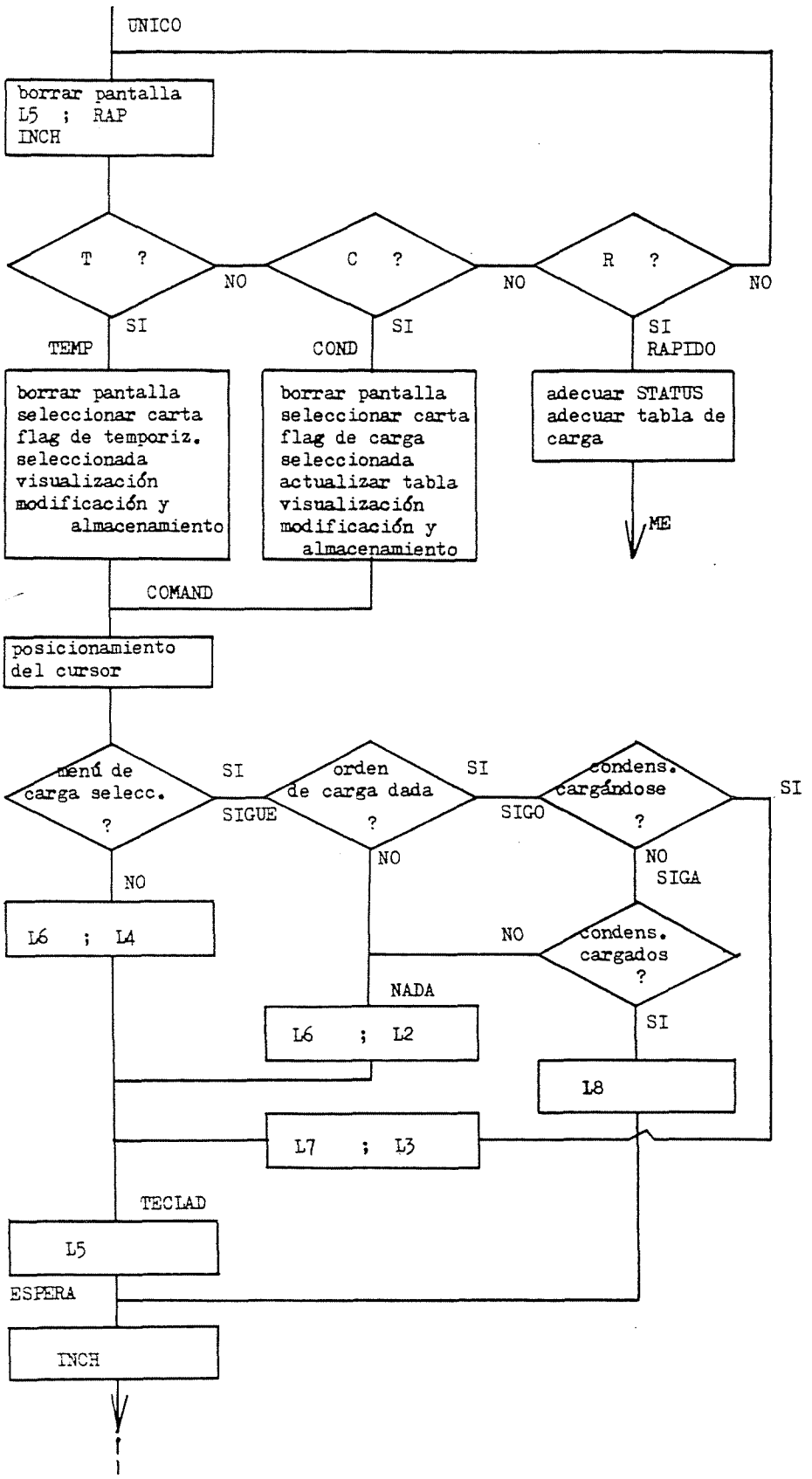


FIG. C.1.10. - Programa de preparación de un único disparo (UNICO)

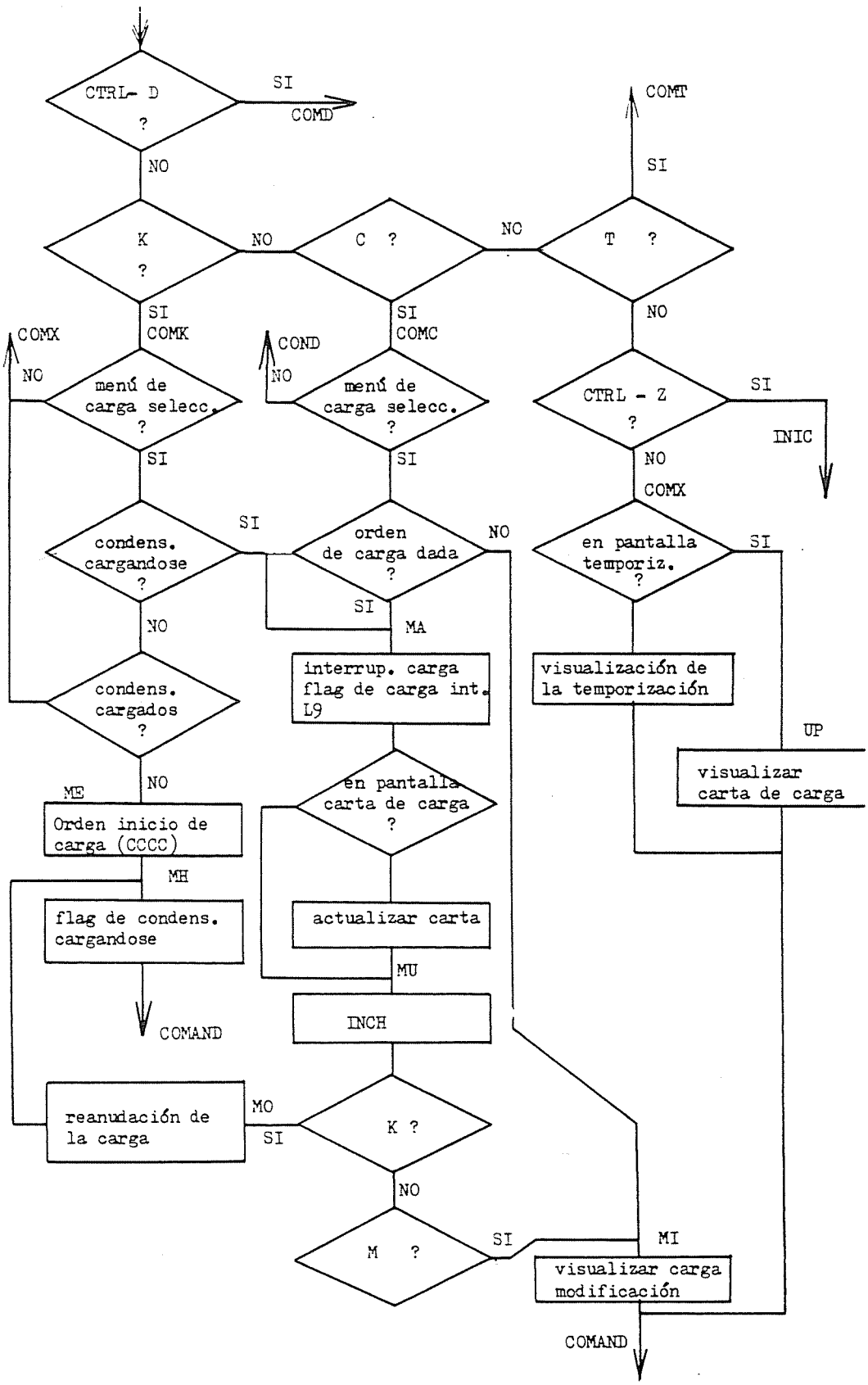


FIG. C.1.10. - Continuación

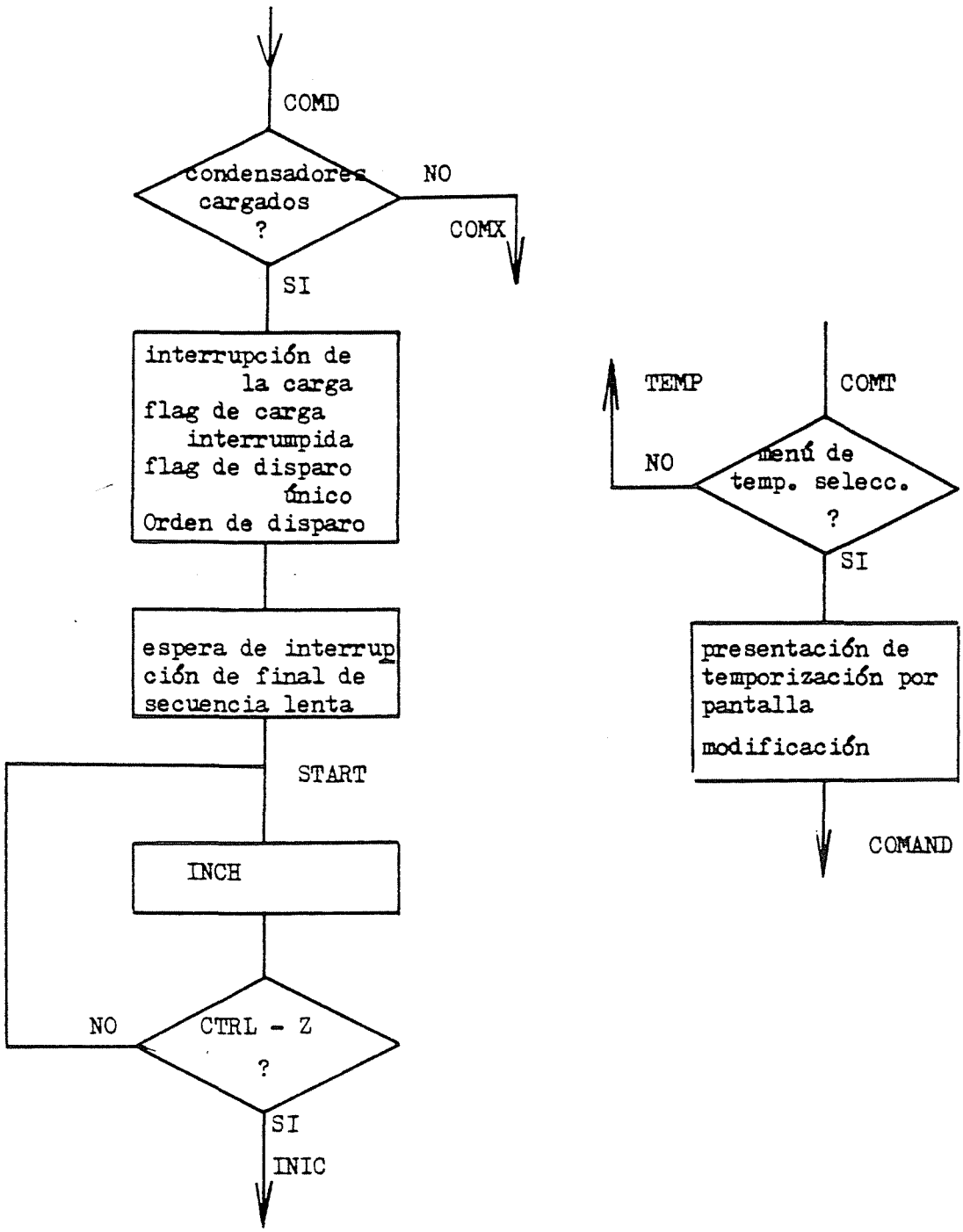


FIG. C.1.10. - Continuación

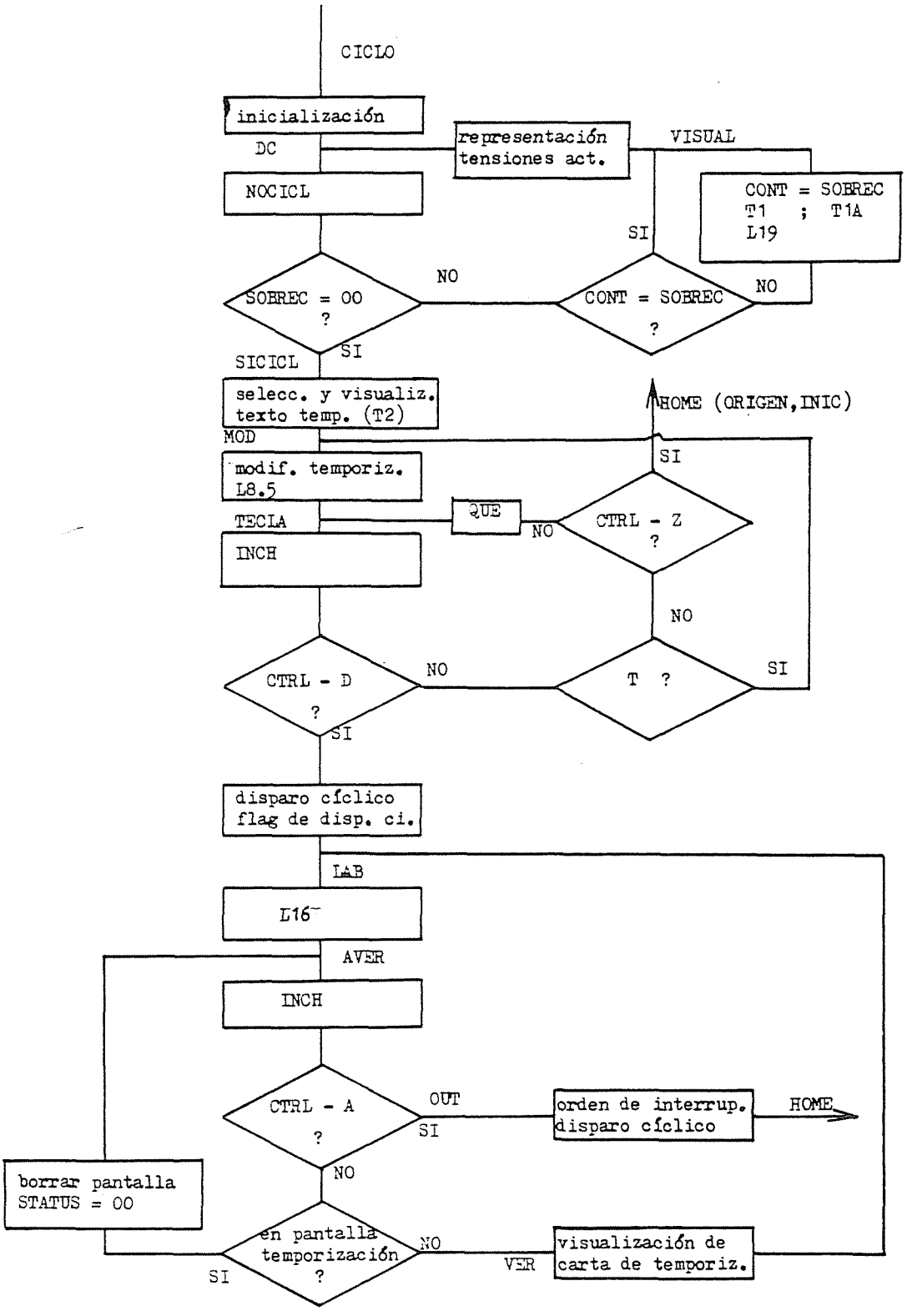


FIG. C.1.11. - Programa de preparación de disparo cíclico (CICL)

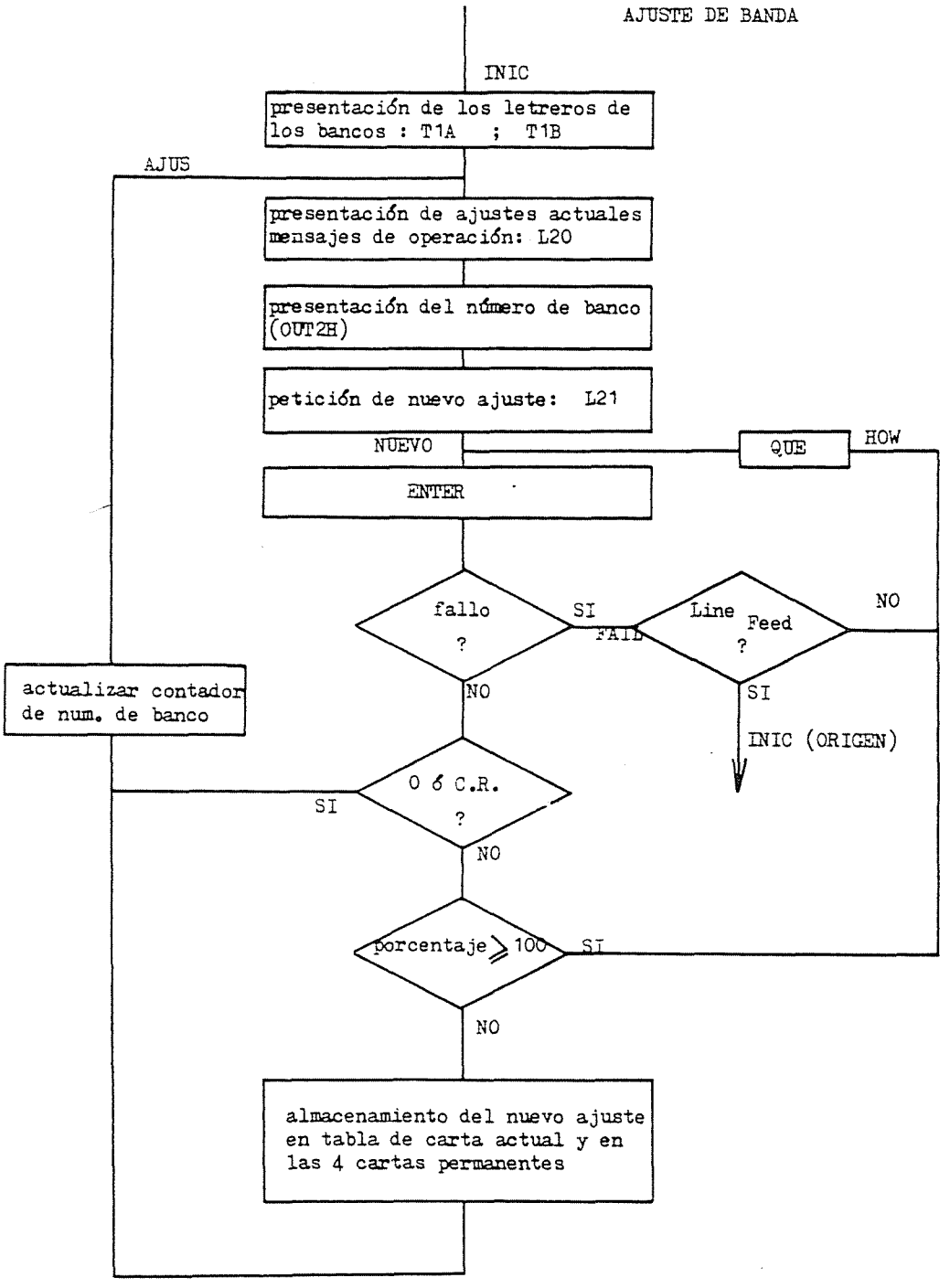


FIG. C.1.12. - Programa de petición de porcentajes de "ajuste de banda"

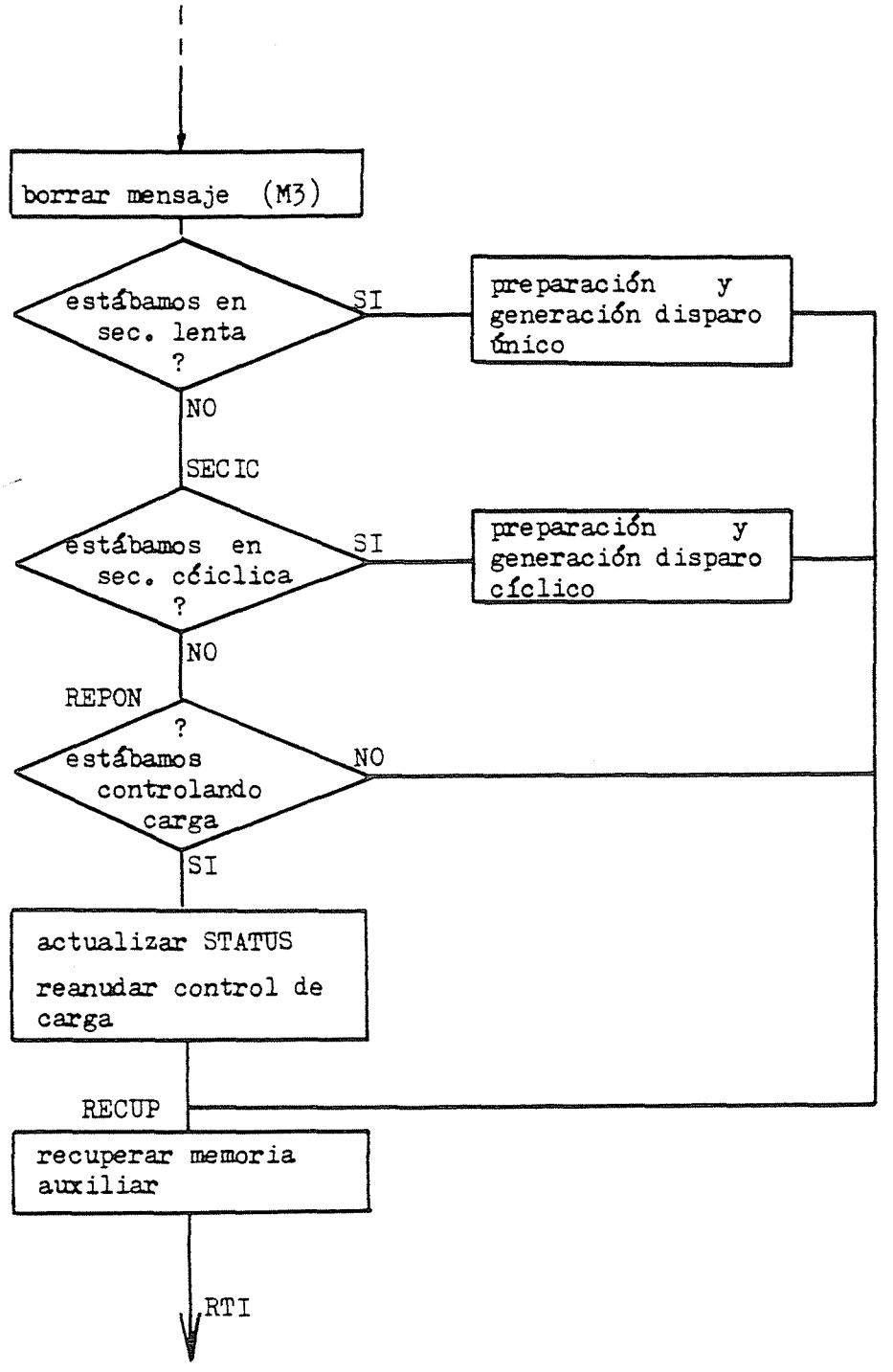


FIG. C.1.13. - Continuación

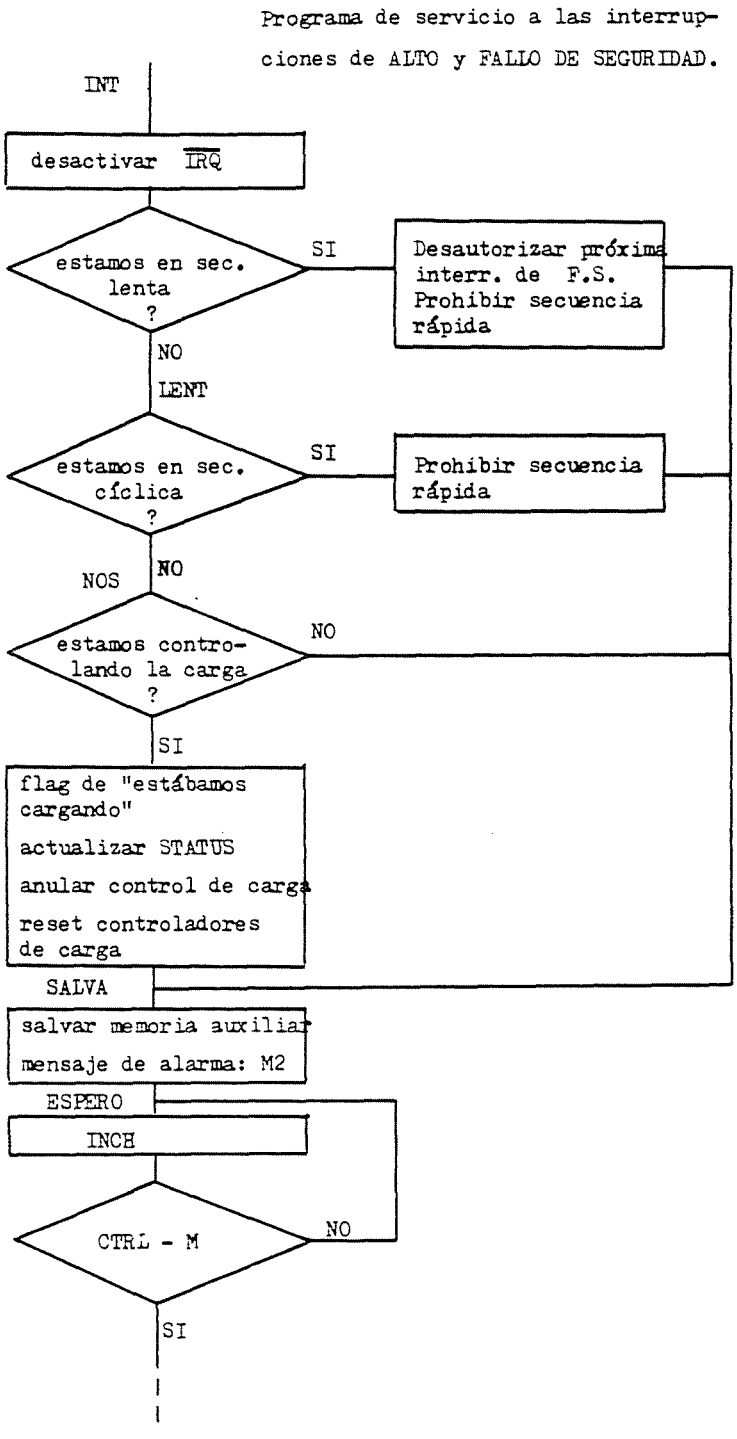


FIG. C.1.13. - Programa de servicio a la interrupción del PORT B de la PIA

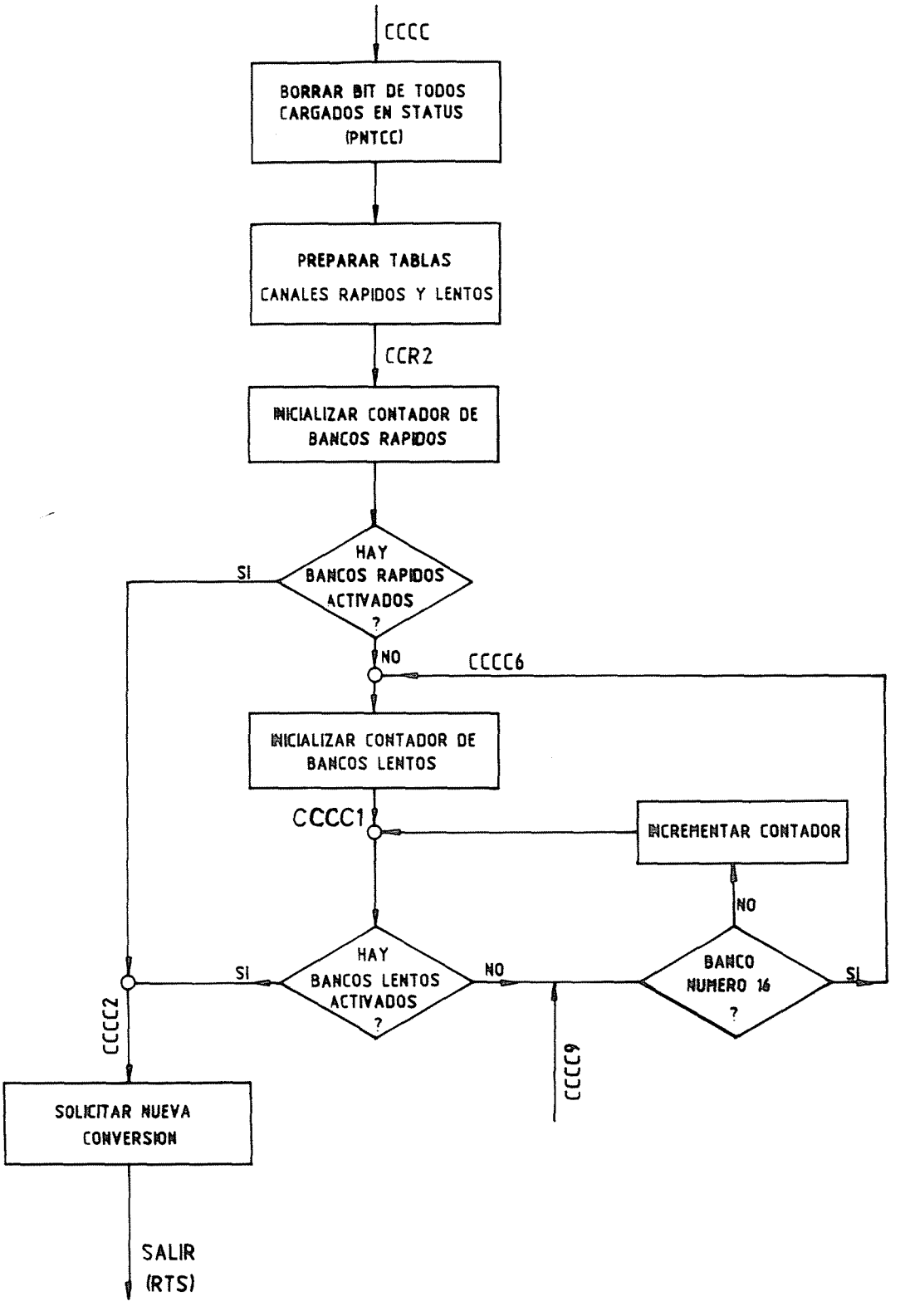


FIG. C. 1.14. - Subrutina de comienzo del proceso de control de carga CCCC.

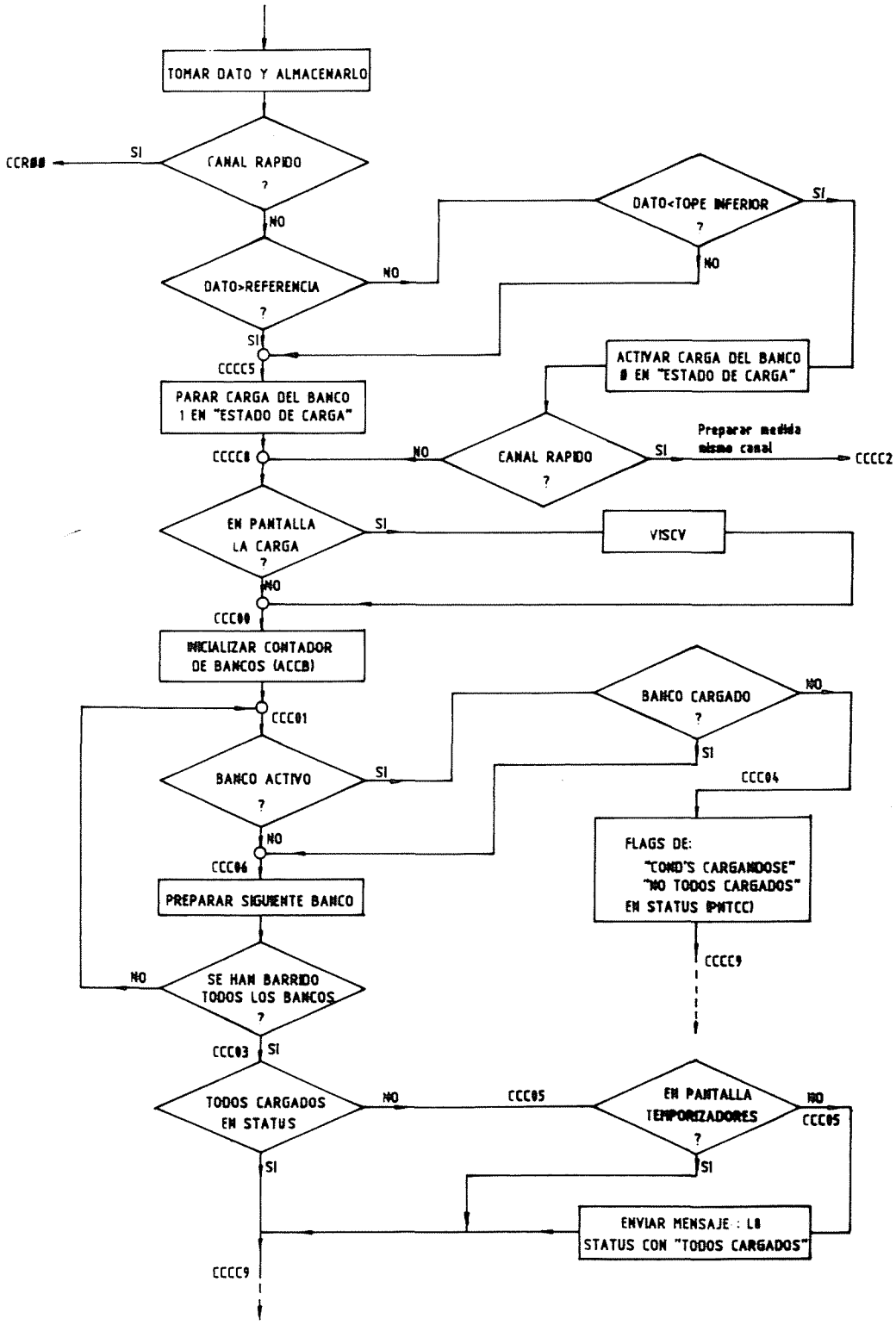


FIG. C.1.15. - Subrutina de atención a interrupciones del CAD (canales lentos)

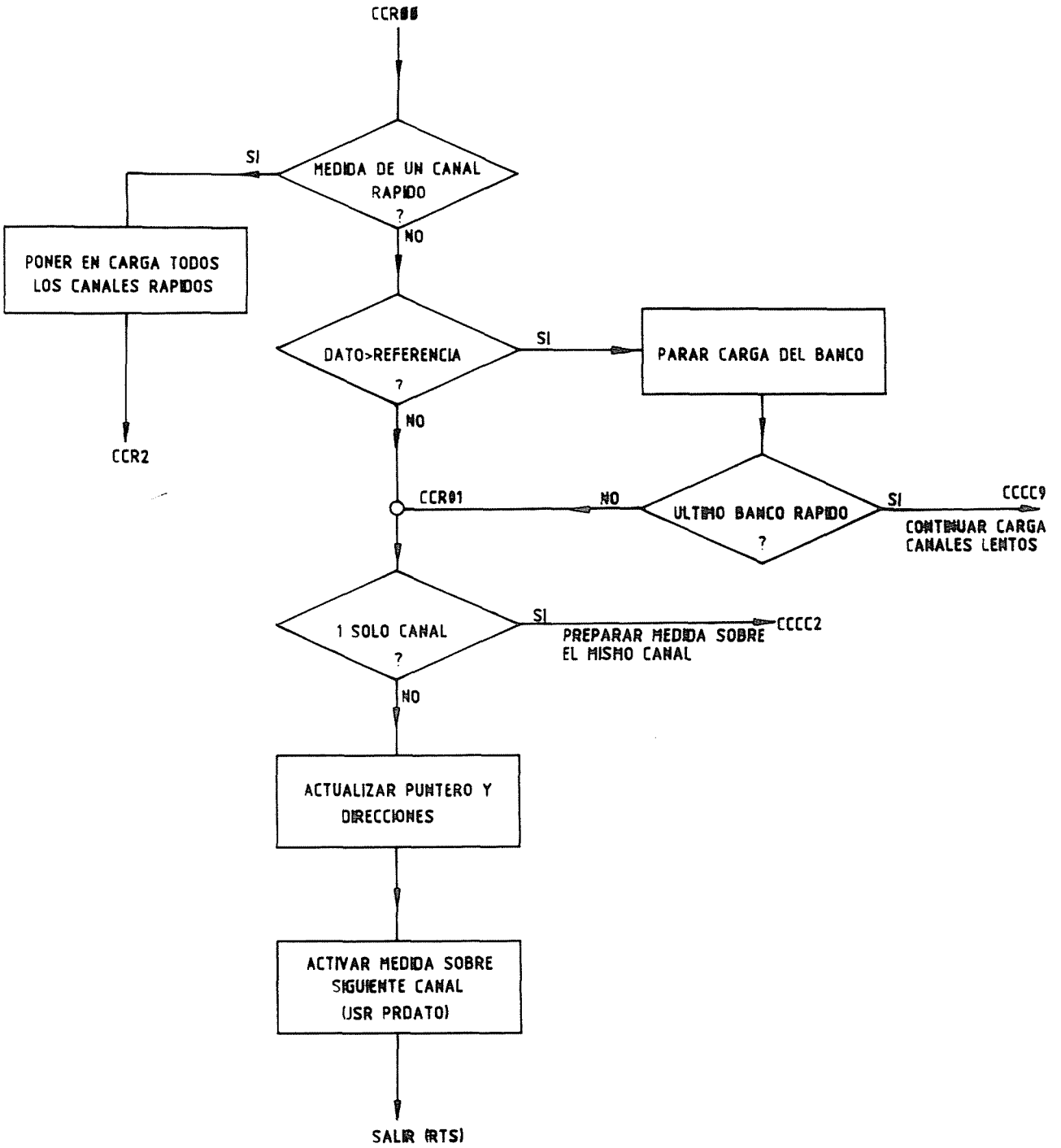


FIG. C.1.15 (continuación)

Subrutina de atención a interrupciones del C.A.D. (canales rápidos)

Nombre del listado	Nombre del programa	Dirección de origen (hexa)
TDPIA.MTL		
	INIPIA	2000
	PRDATO	201A
RES.MTL		
	RESTA	2030
	COMPRA	2040
TJ1CC.MTL		
	CCCC	2060
	CCCC3 (INTO)	20E6
	CARGAR	21A5
	CCRO	3100
F123.MTL		
	OSCILA	2206
	OSC	2226
PTM.MTL		
	LDT	2262
	LPT	227A
	CTMPR (DRAP)	229F
	CTMPL (DISL)	22ED
	DCL (DCICL)	2331

Tabla C.2.1. - Programas del sistema de control de carga y disparo del TJ-1, nombre del listado en el que se encuentran y dirección de origen.

Nombre del listado	Nombre de la subrutina	Dirección de origen (hexa)
TJ1A.MTL.		
	SUMA	2400
	RESTA	2411
	MULT	2424
	LINE	2431
	DIVID	244A
	CONV1	248F
	CONV2	249E
	CONV3	24AD
	ENTER	2509
	ENTER1	2562
	DEC4	2571
	DEC3	258E
	QUE	25BF
TJ1B.MTL		
	CURSOR	25E0
	VISCF	25F8
	VISTF	2610
	VISEC	2622
	COLEC	2638
	SELM	265F
	SELMC	2678
	SELMT	269F
	ALMACC	26C6
	ALMACT	26E7
	TRANS	2708
	DALMAC	271A

Tabla C.2.1. - Continuación

Nombre del listado	Nombre del programa	Dirección de origen (hexa)
TJ1C.MTL		
	MODT	2750
	VISTV	2841
	COLUMD	2899
	FORMD	290C
TJ1D.MTL		
	VISCR	2930
	VISCV	294E
	FORME	2975
	MODC	2984
	COLUM	29FA
TJ1E.MTL.		
	INIC (AJUSTE DE BANDA)	2A40
	COLAJ	2AE4
TJ1F.MTI		
	CICLO (CICL)	2B10
	BORREC	2B9F
	NOCICL	2BB1
	BORRAR	1BF7
TJ1GO.MTL		
	INIC (ORIGEN,HOME)	2C00
	UNICO	2C53
	INTCAR	2E0E
TJ1I.MTL		
	INTS	2F00
	INT	2F2E
	TEXTO	2FBC
TJ1H.MTL		
	LLEVA	2FD0
	TRAE	2FF0
TOKL.MTL		
	TOKL	3500
TJ1L.MTL		
	TJ1L.MTL	3D30

Tabla C.2.1. - Continuación

INTER	00	TIMER	20
INTERL	01	TIMERL	21
AUX	02	PENT	22
AUXL	03	PENTL	23
DATOH	04	PDEC	24
DATO	05	PDECL	25
GUARDA	06	DMIL	26
GUARDL	07	MIL	27
SALVA	08	CARG	28
SALVAL	09	SECL	29
CONT	0A	SECC	2A
CONTL	0B	TTT	2B
INPUT	0C		
INPUTL	0D	SOBREC	FD
NUMH	0E	ESTADO	FE
NUM	0F	STATUS	FF
BANCO	10		
BANCOL	11	X0	1FEF
REFER	12	PINT	1FF1
REFERL	13	PTML	1FF
BASE	14	PTMP	1FF3
BASEL	15	REG1	1FF4
CENT	16	REG2	1FF5
DEC	17	REG3	1FF6
UNID	18	REG4	1FF7
KR	19	REG5	1FF8
TABLA	1A	DRELE1	1FF9
TABLAL	1B	DRELE2	1FFA
PANT	1C	DBANC1	1FFC
PANTL	1D	DBANC2	1FFD
FILAS	1E	COMP1(REST1)	1FFE
STORE	1F	COMP2(REST2)	1FFF

Tabla C.2.2. - Posiciones de memoria utilizadas como memoria auxiliar a lo largo de los programas

STATUS (PNTCC)

bit 0 : Menú de carga seleccionado

bit 1 : Orden de carga dada

bit 2 : Condensadores cargándose

bit 3 : Todos los condensadores cargados

bit 4 : Menú de temporización seleccionado

bit 5 : En pantalla la carta de :
1- Temporizadores
0- Control de carga

bit 6 : Error de tecleo

bit 7 : Ha llegado punto

bit j { 1-SI
{ 0-NO

Tabla C.2.3. - Significado asignado a los bits de la palabra de control de estado del equipo (SRATUS = PNTCC)

Programa	Letrero	Dirección	Programa	Letrero	Dirección
TOKL.MTL			TOKL.MTL		
	L0	3500		L15	37B2
	L1	3553		L16	37BE
	L2	3590		L17	37EA
	L3	35A6		L18	3807
	L4	35C3		L19	382F
	L8	35C7		L20	3867
	L5	35E6		L21	38BA
	L6	361B		T1	38CF
	L7	3637		T1A	3911
	L8.5	3653		T1B	3A45
	L9	3698		T2	3A84
	L10	36F0	TJ1L.MTL		
	L10.5	3725		M1	3D30
	L11	3762		M2	3D66
	L12	377B		M3	3D85
	L13	378B		RAP	3DA4
	L14	379B			

Tabla C.2.4. - Programas con los textos fijos de los letreros y dirección de origen (hex.) de cada uno de ellos

ANEXO D.

BANCOS PRIORITARIOS

Bancos prioritarios

El orden de magnitud del tiempo de carga de los diferentes bancos no es el mismo. Bajo este punto de vista se pueden dividir en dos grupos:

- bancos rápidos cuyo tiempo de carga es del orden del milisegundo.

- bancos lentos cuyo tiempo de carga es del orden del minuto.

La tabla D.1 recoge para cada banco rápido, sus siglas de identificación, canal analógico asociado, el valor del punto de consigna en V y el tiempo que tarda en alcanzar dicho valor en mseg.

Identificación	**Canal analógico**	**Valor (V)**	**Tiempo de subida (mseg)**
Campo vertical VF1	8	1000	200
Campo vertical VF2	9	120	600
Campo vertical VLFP	11	120	600
Conmutación CNM	6	730	200

Tabla D.1

El tiempo que tarda el sistema en efectuar dos medidas sucesivas por el convertidor A/D es de unos 12 mseg. Por lo tanto el tiempo que tanscurre entre dos medidas sucesivas por el mismo canal puede ser apreciable si el número total de bancos a vigilar es grande. Con cinco bancos este tiempo sería de 60 mseg es decir el 30% del tiempo total de subida del campo vertical VF1. En estas condiciones es imposible mantener un banco rápido cargado dentro de los límites establecidos por la banda.

Para resolver el problema, el programa establece un sistema de prioridades entre bancos a la hora de vigilar su carga y coloca en el nivel prioritario más alto a los bancos rápidos, de tal forma que mientras uno o varios de estos estén en carga, se abandona la viglancia de los lentos.

Por otro lado la mayor parte del tiempo entre dos medidas sucesivas se consume en actualizar en pantalla del valor medido. Si esta operación no se realiza durante la carga de los bancos rápidos, el tiempo de muestreo se reduce a 700 useg. En el caso más desfavorable (carga simultánea de los 4 bancos rápidos) el tiempo que tarda el sistema en medir dos veces seguidos por un mismo canal es sólamente 2,8 mseg.

Una vez alcanzado el valor de referencia el banco rápido deja de ser prioritario y se

reincorpora al ciclo de medida de los bancos lentos ya que la descarga de los condensadores es muy lenta (del orden de minutos). Por lo tanto el tiempo que el operador permanece sin información actualizada en la pantalla es, en caso más desfavorable, igual al tiempo de subida del banco más lento de entre los rápidos es decir unos 600 mseg.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Sistema de Control de Carga de Condensadores del TJ-1.

ALBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.

La energía necesaria para la creación de los campos magnéticos en Tokamak TJ-1 es proporcionada por un conjunto de 16 bancos de condensadores, con una capacidad total 8.1F.

Este trabajo describe un sistema para controlar el estado de carga de los condensadores y establecer las condiciones de disparo del reactor, basado en un procesador Motorola M-6800

CLASIFICACION DOE Y DESCRIPTORES: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Sistema de Control de Carga de Condensadores del TJ-1.

ALBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.

La energía necesaria para la creación de los campos magnéticos en Tokamak TJ-1 es proporcionada por un conjunto de 16 bancos de condensadores, con una capacidad total 8.1F.

Este trabajo describe un sistema para controlar el estado de carga de los condensadores y establecer las condiciones de disparo del reactor, basado en un procesador Motorola M-6800

CLASIFICACION DOE Y DESCRIPTORES: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Sistema de Control de Carga de Condensadores del TJ-1.

ALBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.

La energía necesaria para la creación de los campos magnéticos en Tokamak TJ-1 es proporcionada por un conjunto de 16 bancos de condensadores, con una capacidad total 8.1F.

Este trabajo describe un sistema para controlar el estado de carga de los condensadores y establecer las condiciones de disparo del reactor, basado en un procesador Motorola M-6800

CLASIFICACION DOE Y DESCRIPTORES: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Sistema de Control de Carga de Condensadores del TJ-1.

ALBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.

La energía necesaria para la creación de los campos magnéticos en Tokamak TJ-1 es proporcionada por un conjunto de 16 bancos de condensadores, con una capacidad total 8.1F.

Este trabajo describe un sistema para controlar el estado de carga de los condensadores y establecer las condiciones de disparo del reactor, basado en un procesador Motorola M-6800

CLASIFICACION DOE Y DESCRIPTORES: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Microcomputer Based System to Control the Load of a Capacitor Array in the TJ-1 Tokamak.

ARBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.
The power to create the magnetic fields in the TJ-1 Tokamak is provides by an array of 16 capacitor sets. The total capacity of this array is 8.1F.
This work describes a computer system based on the Motorola M-6800 microprocessor which controls the load of the capacitor set and stablishes the conditions for the reactor trigger.

DOE CLASSIFICATION AND DESCRIPTORS: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Microcomputer Based System to Control the Load of a Capacitor Array in the TJ-1 Tokamak.

ARBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.
The power to create the magnetic fields in the TJ-1 Tokamak is provides by an array of 16 capacitor sets. The total capacity of this array is 8.1F.
This work describes a computer system based on the Motorola M-6800 microprocessor which controls the load of the capacitor set and stablishes the conditions for the reactor trigger.

DOE CLASSIFICATION AND DESCRIPTORS: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Microcomputer Based System to Control the Load of a Capacitor Array in the TJ-1 Tokamak.

ARBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.
The power to create the magnetic fields in the TJ-1 Tokamak is provides by an array of 16 capacitor sets. The total capacity of this array is 8.1F.
This work describes a computer system based on the Motorola M-6800 microprocessor which controls the load of the capacitor set and stablishes the conditions for the reactor trigger.

DOE CLASSIFICATION AND DESCRIPTORS: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.

CIEMAT-661

Centro de Investigaciones Energéticas, Medioambientales y Tecnológicas.
Dirección de Tecnología.- Madrid.

Microcomputer Based System to Control the Load of a Capacitor Array in the TJ-1 Tokamak.

ARBERDI, J.; ASENJO, L.; SANZ, J.A. (1990) 113 pp., 32 figs.
The power to create the magnetic fields in the TJ-1 Tokamak is provides by an array of 16 capacitor sets. The total capacity of this array is 8.1F.
This work describes a computer system based on the Motorola M-6800 microprocessor which controls the load of the capacitor set and stablishes the conditions for the reactor trigger.

DOE CLASSIFICATION AND DESCRIPTORS: 700.100. Capacitive Energy Storage Equipment. Computerized Control Systems. Tokamak Devices.